

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-347299

(43)Date of publication of application : 05.12.2003

(51)Int.Cl.

H01L 21/3205

H01L 21/8238

H01L 27/092

(21)Application number : 2002-151268

(71)Applicant : RENESAS TECHNOLOGY CORP

(22)Date of filing : 24.05.2002

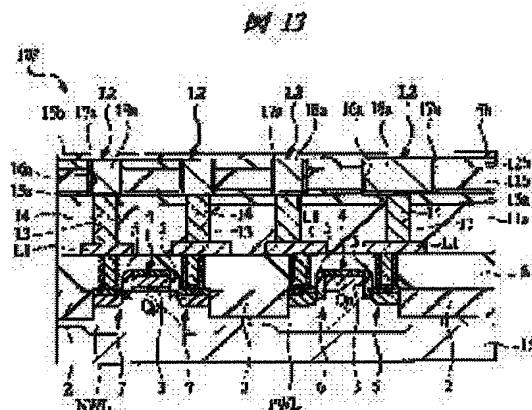
(72)Inventor : NOGUCHI JUNJI
OSHIMA TAKAFUMI
MIURA NORIKO

(54) METHOD FOR MANUFACTURING SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To suppress or prevent stress migration defects of a semiconductor integrated circuit device having embedded wirings.

SOLUTION: Wiring grooves 16a are formed in insulating films 15a, 11b, 12b and 15b, and in the wiring grooves 16a, embedded second layer wirings L2 each having a conductive barrier film 17a and a main conductive film 18a containing copper as a main component by the CMP method. Subsequently, after cleaning and ammonia plasma treatment are performed, the CMP surface of a wafer 1W is exposed to an inorganic silane compound gas, such as mono-silane or the like, so as to subject a microvolume of silicon to a solid solution in the outer layer of the main conductive film 18a in the embedded second layer wirings L2. Then, an insulating film 15b of a wiring cap, which mainly contains a material having a smaller dielectric constant than silicon nitride, is deposited on the principal plane of the wafer 1W by CVD method using an organic silane compound gas as film-forming gas.



1W: 半導体基板
12: 下層外装膜
13, 14, 15: 絶縁膜(第1絶縁膜)
16: 絶縁膜(第2絶縁膜)
16a: 絶縁膜(絶縁開口部)
17a: 導電性バリア層(第1層)
18a: 主導電性層(第2層)
19: 導電性バリア層(第2層)
20: 主導電性層(第3層)

LEGAL STATUS

[Date of request for examination]

14.03.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(11)特許出願公開番号

特開2003-347299

(P2003-347299A)

(43)公開日 平成15年12月5日(2003.12.5)

(51) Int.Cl.⁷

識別記号

FI

テーマコート* (参考)

H O 1 L 21/3205

H O 1 L 21/88

M 5 F 0 3 3

21/8238

27/08

3 2 1 F 5 F 0 4 8

27/092

審査請求 未請求 請求項の数35 OL (全 29 頁)

(21) 出願番号 特願2002-151268(P2002-151268)

(22) 出願日 平成14年5月24日(2002.5.24)

(71)出願人 503121103

株式会社ルネサステクノロジ

東京都千代田区丸の内二丁目4番1号

(72)発明者 野口 純司

東京都青梅市新町六丁目16番地の3 株式会社日立製作所デバイス開発センタ内

(72)発明者 大島 隆文

東京都青梅市新町六丁目16番地の3 株式
会社日立製作所デバイス開発センタ内

(74) 代理人 100080001

弁理士 筒井 大和

[最終頁に続く](#)

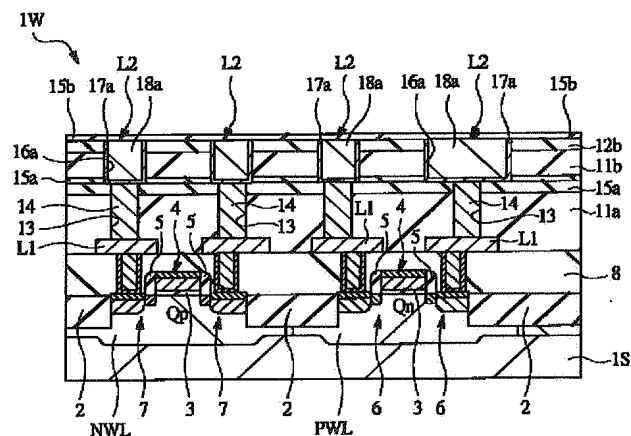
(54) 【発明の名称】 半導体集積回路装置の製造方法

(57) 【要約】

【課題】 埋込配線を有する半導体集積回路装置のストレスマイグレーション不良を抑制または防止する。

【解決手段】 絶縁膜 15 a、11 b、12 b、15 b に配線溝 16 a を形成した後、CMP 法により配線溝 16 a 内に導電性バリア膜 17 a と銅を主成分とする主導体膜 18 a とを有する埋込第 2 層配線 L 2 を形成する。続いて、洗浄処理およびアンモニアプラズマ処理を経た後、ウエハ 1 W の CMP 面をモノシラン等のような無機系シラン化合物ガスに晒すことにより、埋込第 2 層配線 L 2 の主導体膜 18 a の表層に微量のシリコンを固溶させる。その後、成膜ガスとして有機系シラン化合物ガスを用いた CVD 法によりウエハ 1 W の主面上に窒化シリコンよりも誘電率の低い材料を主体とする配線キャップ用の絶縁膜 15 b を堆積する。

Figure 13 is a line graph with the x-axis labeled 'Number of people' and the y-axis labeled 'Number of people who can be reached'. Both axes range from 0 to 10. A straight line is drawn from the origin (0,0) to the point (10,10), representing a 1:1 relationship.



1W:ウエハ
1S:半導体基板
11b,12b,15a:絶縁膜(第1絶縁膜)
15b:絶縁膜(第2絶縁膜)

16a: 配線溝(配線開口部)
17a: 導電性バリア膜(第1導体膜)
18a: 主導体膜(第2導体膜)
L2: 埋込第2層配線

【特許請求の範囲】

【請求項 1】 以下の工程を有することを特徴とする半導体集積回路装置の製造方法；

(a) ウエハ上に第 1 絶縁膜を堆積する工程、(b) 前記第 1 絶縁膜に配線開口部を形成する工程、(c) 前記配線開口部内に、銅の拡散に対してバリア性を有する第 1 導体膜および銅を主成分とする第 2 導体膜を含む配線を形成する工程、(d) 前記第 1 絶縁膜および配線の表面に対して還元性プラズマ処理を施す工程、(e) 前記配線の表面に銅の拡散を抑制または防止するような第 1 原子を固溶させる工程、(f) 前記第 1 絶縁膜および配線上に、成膜ガスとして有機系シラン化合物ガスを用いる化学気相成長法によって第 2 絶縁膜を堆積する工程。

【請求項 2】 請求項 1 記載の半導体集積回路装置の製造方法において、前記 (e) 工程は、無機系シラン化合物ガスを含むガスに前記配線を晒すことにより、前記配線の表面に前記第 1 原子としてシリコンを固溶させることを特徴とする半導体集積回路装置の製造方法。

【請求項 3】 請求項 2 記載の半導体集積回路装置の製造方法において、前記 (e) 工程の無機系シラン化合物ガスがモノシランガスであることを特徴とする半導体集積回路装置の製造方法。

【請求項 4】 請求項 2 記載の半導体集積回路装置の製造方法において、前記 (e) 工程の無機系シラン化合物ガスがジシランガスまたはジクロルシランガスであることを特徴とする半導体集積回路装置の製造方法。

【請求項 5】 請求項 1 記載の半導体集積回路装置の製造方法において、前記第 1 原子の固溶量は、前記配線の第 2 導体膜の結晶系を変化させない量であることを特徴とする半導体集積回路装置の製造方法。

【請求項 6】 請求項 1 記載の半導体集積回路装置の製造方法において、前記 (f) 工程の成膜ガスは有機系シラン化合物ガスとしてトリメチルシランガスを含み、前記第 2 絶縁膜は炭化シリコンまたは炭窒化シリコンを主成分とする絶縁膜からなることを特徴とする半導体集積回路装置の製造方法。

【請求項 7】 請求項 1 記載の半導体集積回路装置の製造方法において、前記 (f) 工程の成膜ガスは前記有機系シラン化合物ガスとしてトリメトキシシランガスを含み、前記第 2 絶縁膜は酸化シリコンを主成分とする絶縁膜からなることを特徴とする半導体集積回路装置の製造方法。

【請求項 8】 請求項 1 記載の半導体集積回路装置の製造方法において、前記還元性プラズマ処理がアンモニアプラズマ処理であることを特徴とする半導体集積回路装置の製造方法。

【請求項 9】 以下の工程を有することを特徴とする半導体集積回路装置の製造方法；

(a) ウエハ上に第 1 絶縁膜を堆積する工程、(b) 前記第 1 絶縁膜に配線開口部を形成する工程、(c) 前記

配線開口部内に、銅の拡散に対してバリア性を有する第 1 導体膜および銅を主成分とする第 2 導体膜を含む配線を形成する工程、(d) 前記第 1 絶縁膜および配線の表面に対して還元性プラズマ処理を施す工程、(e) 前記配線の表面に銅の拡散を抑制または防止するような第 1 原子を固溶させる工程、(f) 前記第 1 絶縁膜および配線上に、無機系シラン化合物ガスを含まない成膜ガスを用いる化学気相成長法によって第 2 絶縁膜を堆積する工程。

10 【請求項 10】 請求項 9 記載の半導体集積回路装置の製造方法において、前記 (e) 工程は、無機系シラン化合物ガスを含むガスに前記配線を晒すことにより、前記配線の表面に前記第 1 原子としてシリコンを固溶させることを特徴とする半導体集積回路装置の製造方法。

【請求項 11】 請求項 10 記載の半導体集積回路装置の製造方法において、前記 (e) 工程の無機系シラン化合物ガスがモノシランガスであることを特徴とする半導体集積回路装置の製造方法。

20 【請求項 12】 請求項 10 記載の半導体集積回路装置の製造方法において、前記 (e) 工程の無機系シラン化合物ガスがジシランガスまたはジクロルシランガスであることを特徴とする半導体集積回路装置の製造方法。

【請求項 13】 請求項 9 記載の半導体集積回路装置の製造方法において、前記 (f) 工程の成膜ガスは有機系シラン化合物ガスとしてトリメチルシランガスを含み、前記第 2 絶縁膜は炭化シリコンまたは炭窒化シリコンを主成分とする絶縁膜からなることを特徴とする半導体集積回路装置の製造方法。

30 【請求項 14】 請求項 9 記載の半導体集積回路装置の製造方法において、前記 (f) 工程の成膜ガスは前記有機系シラン化合物ガスとしてトリメトキシシランガスを含み、前記第 2 絶縁膜は酸化シリコンを主成分とする絶縁膜からなることを特徴とする半導体集積回路装置の製造方法。

【請求項 15】 以下の工程を有することを特徴とする半導体集積回路装置の製造方法；

(a) ウエハ上に第 1 絶縁膜を堆積する工程、(b) 前記第 1 絶縁膜に配線開口部を形成する工程、(c) 前記配線開口部内に、銅の拡散に対してバリア性を有する第 1 導体膜および銅を主成分とする第 2 導体膜を含む配線を形成する工程、(d) 前記第 1 絶縁膜および配線の表面に対して還元性プラズマ処理を施す工程、(e) 前記配線の表面に銅の拡散を抑制または防止するような第 1 原子を固溶させる工程、(f) 前記第 1 絶縁膜および配線上に、有機系シラン化合物ガスを含み、無機系シラン化合物ガスを含まない成膜ガスを用いる化学気相成長法によって第 2 絶縁膜を堆積する工程。

50 【請求項 16】 請求項 15 記載の半導体集積回路装置の製造方法において、前記 (e) 工程は、無機系シラン化合物ガスを含むガスに前記配線を晒すことにより、前

記配線の表面に前記第1原子としてシリコンを固溶させることを特徴とする半導体集積回路装置の製造方法。

【請求項17】 以下の工程を有することを特徴とする半導体集積回路装置の製造方法；

(a) ウエハ上に第1絶縁膜を堆積する工程、(b) 前記第1絶縁膜に配線開口部を形成する工程、(c) 前記配線開口部内に、銅の拡散に対してバリア性を有する第1導体膜および銅を主成分とする第2導体膜を含む配線を形成する工程、(d) 前記第1絶縁膜および配線の表面に対してアンモニアプラズマ処理を施す工程、(e) 前記配線を無機系シラン化合物ガスに晒すことにより、前記配線の表面にシリコンを固溶させる工程、(f) 前記第1絶縁膜および配線上に、成膜ガスとして有機系シラン化合物ガスを用いる化学気相成長法によって第2絶縁膜を堆積する工程。

【請求項18】 請求項17記載の半導体集積回路装置の製造方法において、前記(e)工程の無機系シラン化合物ガスがモノシランガスであることを特徴とする半導体集積回路装置の製造方法。

【請求項19】 請求項17記載の半導体集積回路装置の製造方法において、前記(e)工程の無機系シラン化合物ガスがジシランガスまたはジクロルシランガスであることを特徴とする半導体集積回路装置の製造方法。

【請求項20】 請求項17記載の半導体集積回路装置の製造方法において、前記(f)工程の成膜ガスは有機系シラン化合物ガスとしてトリメチルシランガスを含み、前記第2絶縁膜は炭化シリコンまたは炭窒化シリコンを主成分とする絶縁膜からなることを特徴とする半導体集積回路装置の製造方法。

【請求項21】 請求項17記載の半導体集積回路装置の製造方法において、前記(f)工程の成膜ガスは前記有機系シラン化合物ガスとしてトリメトキシシランガスを含み、前記第2絶縁膜は酸化シリコンを主成分とする絶縁膜からなることを特徴とする半導体集積回路装置の製造方法。

【請求項22】 以下の工程を有することを特徴とする半導体集積回路装置の製造方法；

(a) ウエハ上に第1絶縁膜を堆積する工程、(b) 前記第1絶縁膜に配線開口部を形成する工程、(c) 前記配線開口部内に、銅の拡散に対してバリア性を有する第1導体膜および銅を主成分とする第2導体膜を含む配線を形成する工程、(d) 前記第1絶縁膜および配線の表面に対してアンモニアプラズマ処理を施す工程、(e) 前記配線を無機系シラン化合物ガスに晒すことにより、前記配線の表面にシリコンを固溶させる工程、(f) 前記第1絶縁膜および配線上に、無機系シラン化合物ガスを含まない成膜ガスを用いる化学気相成長法によって第2絶縁膜を堆積する工程。

【請求項23】 請求項22記載の半導体集積回路装置の製造方法において、前記(e)工程の無機系シラン化

合物ガスがモノシランガスであることを特徴とする半導体集積回路装置の製造方法。

【請求項24】 以下の工程を有することを特徴とする半導体集積回路装置の製造方法；

(a) ウエハ上に第1絶縁膜を堆積する工程、(b) 前記第1絶縁膜に配線開口部を形成する工程、(c) 前記配線開口部内に、銅の拡散に対してバリア性を有する第1導体膜および銅を主成分とする第2導体膜を含む配線を形成する工程、(d) 前記第1絶縁膜および配線の表面に対して水素プラズマ処理を施す工程、(e) 前記配線を無機系シラン化合物ガスに晒すことにより、前記配線の表面にシリコンを固溶させる工程、(f) 前記第1絶縁膜および配線上に、成膜ガスとして有機系シラン化合物ガスを用いる化学気相成長法によって第2絶縁膜を堆積する工程。

【請求項25】 請求項24記載の半導体集積回路装置の製造方法において、前記(e)工程の無機系シラン化合物ガスがモノシランガスであることを特徴とする半導体集積回路装置の製造方法。

【請求項26】 以下の工程を有することを特徴とする半導体集積回路装置の製造方法；

(a) ウエハ上に第1絶縁膜を堆積する工程、(b) 前記第1絶縁膜に配線開口部を形成する工程、(c) 前記配線開口部内に、銅の拡散に対してバリア性を有する第1導体膜および銅を主成分とする第2導体膜を含む配線を形成する工程、(d) 前記第1絶縁膜および配線の表面に対して水素プラズマ処理を施す工程、(e) 前記配線を無機系シラン化合物ガスに晒すことにより、前記配線の表面にシリコンを固溶させる工程、(f) 前記第1絶縁膜および配線上に、無機系シラン化合物ガスを含まない成膜ガスを用いる化学気相成長法によって第2絶縁膜を堆積する工程。

【請求項27】 請求項26記載の半導体集積回路装置の製造方法において、前記(e)工程の無機系シラン化合物ガスがモノシランガスであることを特徴とする半導体集積回路装置の製造方法。

【請求項28】 以下の工程を有することを特徴とする半導体集積回路装置の製造方法；

(a) ウエハ上に第1絶縁膜を堆積する工程、(b) 前記第1絶縁膜に配線開口部を形成する工程、(c) 前記配線開口部内に、銅の拡散に対してバリア性を有する第1導体膜および銅を主成分とする第2導体膜を含む配線を形成する工程、(d) 前記第1絶縁膜および配線の表面に対して水素プラズマ処理を施す工程、(e) 前記第1絶縁膜および配線の表面に対してアンモニアプラズマ処理を施す工程、(f) 前記配線を無機系シラン化合物ガスに晒すことにより、前記配線の表面にシリコンを固溶させる工程、(g) 前記第1絶縁膜および配線上に、成膜ガスとして有機系シラン化合物ガスを用いる化学気相成長法によって第2絶縁膜を堆積する工程。

【請求項 29】 請求項 28 記載の半導体集積回路装置の製造方法において、前記 (f) 工程の無機系シラン化合物ガスがモノシランガスであることを特徴とする半導体集積回路装置の製造方法。

【請求項 30】 以下の工程を有することを特徴とする半導体集積回路装置の製造方法；

(a) ウエハ上に第 1 絶縁膜を堆積する工程、(b) 前記第 1 絶縁膜に配線開口部を形成する工程、(c) 前記配線開口部内に、銅の拡散に対してバリア性を有する第 1 導体膜および銅を主成分とする第 2 導体膜を含む配線を形成する工程、(d) 前記第 1 絶縁膜および配線の表面に対して水素プラズマ処理を施す工程、(e) 前記第 1 絶縁膜および配線の表面に対してアンモニアプラズマ処理を施す工程、(f) 前記配線を無機系シラン化合物ガスに晒すことにより、前記配線の表面にシリコンを固溶させる工程、(g) 前記第 1 絶縁膜および配線上に、無機系シラン化合物ガスを含まない成膜ガスを用いる化学気相成長法によって第 2 絶縁膜を堆積する工程。

【請求項 31】 請求項 30 記載の半導体集積回路装置の製造方法において、前記 (f) 工程の無機系シラン化合物ガスがモノシランガスであることを特徴とする半導体集積回路装置の製造方法。

【請求項 32】 半導体集積回路装置の製造方法において、(a) ウエハ上に第 1 絶縁膜を堆積する工程、

(b) 前記第 1 絶縁膜に配線開口部を形成する工程、

(c) 前記配線開口部内に、銅の拡散に対してバリア性を有する第 1 導体膜および銅を主成分とする第 2 導体膜を含む配線を形成する工程、(d) 前記第 1 絶縁膜および配線の表面に対して還元性プラズマ処理を施す工程、

(e) 前記第 1 絶縁膜および配線上に、成膜ガスとして有機系シラン化合物ガスを用いる化学気相成長法によって第 2 絶縁膜を堆積する工程を有し、前記 (e) 工程の第 2 絶縁膜の堆積処理に先立って前記還元性プラズマ処理後の配線を前記有機系シラン化合物ガスに晒した際に、前記有機系シラン化合物ガス中のシリコンが、前記還元性プラズマ処理後の配線の表面に固溶され易くなるように、前記還元性プラズマ処理の条件を設定することを特徴とする半導体集積回路装置の製造方法。

【請求項 33】 半導体集積回路装置の製造方法において、(a) ウエハ上に第 1 絶縁膜を堆積する工程、

(b) 前記第 1 絶縁膜に配線開口部を形成する工程、

(c) 前記配線開口部内に、銅の拡散に対してバリア性を有する第 1 導体膜および銅を主成分とする第 2 導体膜を含む配線を形成する工程、(d) 前記第 1 絶縁膜および配線の表面に対して還元性プラズマ処理を施す工程、

(e) 前記配線を無機系シラン化合物ガスに晒すことにより、前記配線の表面にシリコンを固溶させる工程、

(f) 前記第 1 絶縁膜および配線上に、成膜ガスとして有機系シラン化合物ガスを用いる化学気相成長法によって第 2 絶縁膜を堆積する工程を有し、

前記 (e) 工程の際に、前記無機系シラン化合物ガス中のシリコンが、前記還元性プラズマ処理後の配線の表面に固溶され易くなるように、前記還元性プラズマ処理の条件を設定することを特徴とする半導体集積回路装置の製造方法。

【請求項 34】 半導体集積回路装置の製造方法において、(a) ウエハ上に第 1 絶縁膜を堆積する工程、

(b) 前記第 1 絶縁膜に配線開口部を形成する工程、

(c) 前記配線開口部内に、銅の拡散に対してバリア性を有する第 1 導体膜および銅を主成分とする第 2 導体膜を含む配線を形成する工程、(d) 前記第 1 絶縁膜および配線の表面に対して還元性プラズマ処理を施す工程、

(e) 前記配線を無機系シラン化合物ガスに晒すことにより、前記配線の表面にシリコンを固溶させる工程、

(f) 前記第 1 絶縁膜および配線上に、有機系シラン化合物ガスを含み、無機系シラン化合物ガスを含まない成膜ガスを用いる化学気相成長法によって第 2 絶縁膜を堆積する工程を有し、

前記 (e) 工程の際に、前記無機系シラン化合物ガス中のシリコンが、前記還元性プラズマ処理後の配線の表面に固溶され易くなるように、前記還元性プラズマ処理の条件を設定することを特徴とする半導体集積回路装置の製造方法。

【請求項 35】 半導体集積回路装置の製造方法において、(a) ウエハ上に第 1 絶縁膜を堆積する工程、

(b) 前記第 1 絶縁膜に配線開口部を形成する工程、

(c) 前記配線開口部内に、銅の拡散に対してバリア性を有する第 1 導体膜および銅を主成分とする第 2 導体膜を含む配線を形成する工程、(d) 前記第 1 絶縁膜および配線の表面に対してアンモニアガスおよび窒素ガスを含む雰囲気中でプラズマ処理を施す工程、(e) 前記配線を無機系シラン化合物ガスに晒すことにより、前記配線の表面にシリコンを固溶させる工程、(f) 前記第 1 絶縁膜および配線上に、トリメチルシランガスを含む成膜ガスを用いる化学気相成長法によって炭窒化シリコンを主成分とする第 2 絶縁膜を堆積する工程を有し、前記

(e) 工程の際に、前記無機系シラン化合物ガス中のシリコンが、前記プラズマ処理後の配線の表面に固溶され易くなるように、前記プラズマ処理の条件を設定することを特徴とする半導体集積回路装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体集積回路装置の製造技術に関し、特に、埋込配線の主配線材料として銅を主成分とする導体膜を用いる半導体集積回路装置の製造方法に適用して有効な技術に関するものである。

【0002】

【従来の技術】 本発明者が検討した埋込配線技術は、例えば次の通りである。まず、絶縁膜に配線溝や孔等のような配線開口部を形成した後、その配線開口部を含む

絶縁膜上に導電性バリア膜および銅を主成分とする導体膜を下方から順に堆積する。続いて、化学機械研磨法等によって余分な銅を主成分とする導体膜および導電性バリア膜を研磨することにより、配線開口部内に埋込配線を形成する。その後、洗浄処理を施した後、その絶縁膜および埋込配線の上面に、例えば窒化シリコン膜等からなる配線キャップ絶縁膜を形成する。

【0003】なお、例えば特開2001-160558号公報には、銅上に窒化シリコン膜等のような絶縁膜を成膜する際に、銅と絶縁膜との密着性を向上させるための前処理を、絶縁膜の成膜処理室で、成膜温度よりも低温で行う技術が開示されている。また、例えば特開2001-77192号公報には、銅の拡散防止層やエッチングストッパー層として酸窒化シリコン膜を用いる技術が開示されている。さらに、例えば特開平9-321045号公報には、銅配線の銅が露出した部分のみに銅シリサイド層を選択的に形成する技術が開示されている。また、例えばUSP5447887には、銅配線を形成した後、プラズマ処理を経ずに銅配線の表面に銅シリサイド層を形成する技術が開示されている。また、例えばUSP6174810、USP6165894または特開平6-283520号公報には、銅配線構造を有する半導体集積回路装置のアンモニアプラズマ処理について記載がある。また、例えば特開2001-60584号には、炭素含有材料の露出表面を、ヘリウム、アルゴンまたは他の不活性ガスプラズマや一酸化窒素プラズマのような酸素含有プラズマで処理する技術が開示されている。

【0004】

【発明が解決しようとする課題】ところが、上記埋込配線技術においては、以下の課題があることを本発明者は見出した。

【0005】すなわち、配線層間を接続するスルーホール底部でストレスマイグレーション不良が発生する問題がある。この問題は、下層配線の幅が上層配線の幅よりも広い場合に特に顕著である。

【0006】本発明の目的は、配線開口部内に配線を有する半導体集積回路装置のストレスマイグレーション不良を抑制または防止することのできる技術を提供することにある。

【0007】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0008】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0009】すなわち、本発明は、配線開口部内に形成された銅を主成分とする配線の表層に銅の拡散を抑制または防止するような第1原子を固溶させた後、成膜ガス

として有機系シラン化合物ガスを用いる化学気相成長法によって配線に絶縁膜を堆積する工程を有するものである。

【0010】

【発明の実施の形態】本実施の形態を詳細に説明する前に、本実施の形態における用語の意味を説明すると次の通りである。

【0011】1. TDD B (Time Dependence on Dielectric Breakdown) 寿命とは、絶縁破壊の時間的依存性を客観的に計る尺度であって、所定の温度（例えば140℃）の測定条件下で電極間に比較的高い電圧を加え、電圧印加から絶縁破壊までの時間を印加電界に対してプロットしたグラフを作成し、このグラフから実際の使用電界強度（例えば0.2MV/cm）に外挿して求めた時間（寿命）をいう。

【0012】図1～図3は、本実施の形態のTDD B寿命測定に使用した試料の一例を示し、図1は平面図、図2および図3は図1におけるB-B'線断面およびC-C'線の断面を各々示している。この試料は実際にはウエハのTEG (Test Equipment Group) 領域に形成できる。図示するように一対の楕円形配線Lを第2配線層M2に形成し、最上層のパッドP1、P2に各々接続する。この楕円形配線L間に電界が印加され電流が測定される。パッドP1、P2は測定端子である。楕円形配線Lの配線幅、配線間隔、配線厚さは何れも0.5μmである。また、配線対向長は $1.58 \times 10^5 \mu m$ とした。

【0013】図4は、測定の概要を示した説明図である。試料は測定ステージSに保持され、パッドP1、P2間に電流電圧測定器（I/V測定器）を接続する。測定ステージSはヒータHで加熱され試料温度が140℃に調整される。TDD B寿命測定には定電圧ストレス法と低電流ストレス法とがあるが、本実施の形態では絶縁膜に印加される平均電界が一定となる定電圧ストレス法を用いている。電圧印加の後、時間の経過とともに電流密度は減少し、その後、急激な電流増加（絶縁破壊）が観測される。ここでは、リーク電流密度が $1 \mu A/cm^2$ に達した時間をTDD B寿命（5MV/cmにおけるTDD B寿命）とした。なお、本実施の形態において、TDD B寿命とは、特に言及しない限り0.2MV/cmにおける破壊時間（寿命）をいうが、広義には所定の電界強度に言及した上で破壊までの時間としてTDD B寿命の語を用いる場合もある。また、特に言及しない限り、TDD B寿命は、試料温度140℃の場合をいう。また、TDD B寿命は前記の楕円形配線Lで測定した場合をいうが、実際の配線間の破壊寿命を反映することは言うまでもない。

【0014】2. プラズマ処理とは、プラズマ状態にある環境に、基板表面、あるいは、基板上に絶縁膜、金属膜等のような部材が形成されている時にはその部材表面を暴露（又は近接して配置）し、プラズマの化学的、機

機械的(ボンバードメント)作用を表面に与えて処理することをいう。一般にプラズマは特定のガス(処理ガス)に置換した反応室内に必要に応じて処理ガスを補充しつつ、高周波電界等の作用によりガスを電離させて生成するが、現実には完全に処理ガスで置換することはできない。よって、本実施の形態では、例えばアンモニアプラズマと称しても、完全なアンモニアプラズマを意図するものではなく、そのプラズマ内に含まれる不純物ガス(窒素、酸素、二酸化炭素、水蒸気等)の存在を排除するものではない。同様に、言うまでもないことであるが、プラズマ中に他の希釈ガスや添加ガスを含むことを排除するものではない。

【0015】3.還元性雰囲気中のプラズマとは、還元作用、すなわち、酸素を引き抜く作用を有するラジカル、イオン、原子、分子等の反応種が支配的に存在するプラズマ環境をいい、ラジカル、イオンには、原子あるいは分子状のラジカルあるいはイオンが含まれる。また、環境内には単一の反応種のみならず、複数種の反応種が含まれていても良い。例えば水素ラジカルと NH_3 ラジカルとが同時に存在する環境でも良い。

【0016】4.本実施の形態において、例えば銅からなると表現した場合、主成分として銅が用いられていることを意図する。すなわち、一般に高純度な銅であっても、不純物が含まれることは当然であり、添加物や不純物も銅からなる部材に含まれることを排除するものではない。これは銅に限らず、その他の金属(窒化チタン等)でも同様である。

【0017】5.化学機械研磨(CMP:Chemical Mechanical Polishing)とは、一般に被研磨面を相対的に軟らかい布様のシート材料等からなる研磨パッドに接触させた状態で、スラリを供給しながら面方向に相対移動させて研磨を行うことをいい、本実施の形態においては、その他、被研磨面を硬質の砥石面に対して相対移動させることによって研磨を行うCML(Chemical Mechanical Lapping)、その他の固定砥粒を使用するもの、及び砥粒を使用しない砥粒フリーCMP等も含むものとする。

【0018】6.砥粒フリー化学機械研磨は、一般に砥粒の重量濃度が0.5重量%未満(より好ましくは0.1重量%、更に好ましくは0.01重量%未満)のスラリを用いた化学機械研磨をいい、有砥粒化学機械研磨とは、砥粒の重量濃度が0.5重量%よりも高濃度のスラリを用いた化学機械研磨をいう。しかし、これらは相対的なものであり、第1ステップの研磨が砥粒フリー化学機械研磨で、それに続く第2ステップの研磨が有砥粒化学機械研磨である場合、第1ステップの研磨濃度が第2ステップの研磨濃度よりも1桁以上、望ましくは2桁以上小さい場合などには、この第1ステップの研磨を砥粒フリー化学機械研磨という場合もある。本明細書において、砥粒フリー化学機械研磨と言うときは、対象とす

る金属膜の単位平坦化プロセス全体を砥粒フリー化学機械研磨で行う場合の他、主要プロセスを砥粒フリー化学機械研磨で行い、副次的なプロセスを有砥粒化学機械研磨で行う場合も含むものとする。

【0019】7.研磨液(スラリ)とは、一般に化学エッチング薬剤に研磨砥粒を混合した懸濁液をいい、本願においては発明の性質上、研磨砥粒が混合されていないものを含むものとする。

【0020】8.砥粒(スラリ粒子)とは、一般にスラリに含まれるアルミナ、シリカ等のような粉末をいう。

【0021】9.防食剤とは、金属の表面に耐食性、疎水性あるいはその両方の性質を有する保護膜を形成することによって、上記CMPによる研磨の進行を阻止または抑制する薬剤をいい、一般にベンゾトリアゾール(BTA)などが使用される(詳しくは特開平8-64594号公報参照)。

【0022】10.スクラッチフリーとは、上記CMP法によって研磨されたウエハの研磨面の全面内または所定の単位面積内に、所定寸法以上の欠陥が検出されない状態を言う。この所定寸法は、半導体装置の世代や種類等によって変わるので一概には言えないが、本実施の形態では、インラインの比較欠陥検査において、例えば直径200mmのウエハの研磨面内に、例えば0.3 μm 以上の欠陥が検出されない状態されている。

【0023】11.導電性バリア膜(又は導電性銅拡散バリア膜)とは、一般に銅が層間絶縁膜内や下層へ拡散するのを防止するために、埋込配線の側面または底面に比較的薄く形成される拡散バリア性を有する導電膜であり、一般に、窒化チタン(TiN)、タンタル(Ta)、窒化タンタル(TaN)等のような高融点金属またはその窒化物等が使用される。

【0024】12.埋込配線または埋込メタル配線とは、一般にシングルダマシン(singledamascene)やデュアルダマシン(dual damascene)等のように、絶縁膜に形成された溝や孔などのような配線開口部の内部に導電膜を埋め込んだ後、絶縁膜上の不要な導電膜を除去する配線形成技術によってパターンニングされた配線をいう。また、一般に、シングルダマシンとは、プラグメタルと、配線用メタルとの2段階に分けて埋め込む、埋込配線プロセスを言う。同様にデュアルダマシンとは、一般にプラグメタルと、配線用メタルとを一度に埋め込む、埋込配線プロセスを言う。一般に、銅埋込配線を多層構成で使用されることが多い。

【0025】13.本実施の形態において半導体集積回路装置というときは、特に単結晶シリコン基板上に作られるものだけでなく、特にそうでない旨が明示された場合を除き、SOI(Silicon On Insulator)基板やTFET(Thin Film Transistor)液晶製造用基板などといった他の基板上に作られるものを含むものとする。

【0026】14.ウエハとは、半導体集積回路の製造

に用いるシリコンその他の半導体単結晶基板（一般にほぼ円板形、半導体ウエハ）、サファイア基板、ガラス基板、その他の絶縁、反絶縁または半導体基板等並びにそれらの複合的基板を言う。

【0027】15. 半導体集積回路チップまたは半導体チップ（以下、チップという）とは、ウエハ工程（ウエハプロセスまたは前工程）が完了したウエハを単位回路群に分割したものを言う。

【0028】16. シリコンナイトライド、窒化ケイ素または窒化シリコン膜というときは、 Si_3N_4 のみではなく、シリコンの窒化物で類似組成の絶縁膜を含むものとする。

【0029】窒化シリコン系絶縁性バリア膜（又は絶縁性銅拡散バリア膜）としては、 SiN （ SiNH を含む）、 SiON 、 SiCN 等がある。これらは、酸化シリコン系絶縁膜（通常の酸化シリコン膜、プラズマCVDによる酸化シリコン膜、PSG、BPSG、無機SOG系の塗布系酸化シリコン膜、有機SOG系の塗布系酸化シリコン膜、その他シロキサン系有機シリカガラス系の塗布系又はCVD系酸化シリコン膜）のエッチングに対する絶縁性エッチングストップ膜（又は絶縁性エッチングストップパー膜）、すなわち、窒化シリコン系絶縁性エッチングストップパー膜としても使用される。

【0030】また、 SiN すなわち Si_3N_4 よりも、低誘電性の絶縁性バリア膜（絶縁性エッチングストップ膜）すなわち、 SiC 、 SiCN 、 SiON 等を低誘電性の絶縁性バリア膜（低誘電性の絶縁性エッチングストップ膜）と言う。

【0031】17. 低誘電率性絶縁膜（Low-K絶縁膜）とは、パッシベーション膜に含まれる酸化シリコン膜（たとえばTEOS（Tetraethoxysilane）酸化膜）の誘電率よりも低い誘電率を有する絶縁膜を例示できる。一般的には、TEOS酸化膜の比誘電率 $\epsilon = 4.1 \sim 4.2$ 程度以下（狭義には比誘電率 $\epsilon = 3.0$ 以下、更に狭義には 2.7 以下）を低誘電率性絶縁膜と言う。

【0032】以下の実施の形態においては便宜上その必要があるときは、複数のセクションまたは実施の形態に分割して説明するが、特に明示した場合を除き、それらはお互いに無関係なものではなく、一方は他方の一部または全部の変形例、詳細、補足説明等の関係にある。

【0033】また、以下の実施の形態において、要素の数等（個数、数値、量、範囲等を含む）に言及する場合、特に明示した場合および原理的に明らかに特定の数に限定される場合等を除き、その特定の数に限定されるものではなく、特定の数以上でも以下でも良い。

【0034】さらに、以下の実施の形態において、その構成要素（要素ステップ等も含む）は、特に明示した場合および原理的に明らかに必須であると考えられる場合等を除き、必ずしも必須のものではないことは言うまでもない。

【0035】同様に、以下の実施の形態において、構成要素等の形状、位置関係等に言及するときは、特に明示した場合および原理的に明らかにそうでないと考えられる場合等を除き、実質的にその形状等に近似または類似するもの等を含むものとする。このことは、上記数値および範囲についても同様である。

【0036】また、本実施の形態を説明するための全図において同一機能を有するものは同一の符号を付し、その繰り返しの説明は省略する。

10 【0037】また、本実施の形態で用いる図面においては、平面図であっても図面を見易くするためにハッチングを付す場合もある。

【0038】また、本実施の形態においては、電界効果トランジスタを代表するMIS・FET（Metal Insulator Semiconductor Field Effect Transistor）をMISと略し、pチャネル型のMIS・FETをpMISと略し、nチャネル型のMIS・FETをnMISと略す。

20 【0039】以下、本発明の実施の形態を図面に基づいて詳細に説明する。

【0040】（実施の形態1）まず、本発明者が検討した課題について説明する。現在、銅を主成分とする埋込配線構造においてストレスマイグレーション（以下、SMという）による不良が発生している。本発明者の検討によれば、SMの問題は、図33や図34のような配線構造で顕著である。図33は、下層の埋込配線50の幅が上層の埋込配線51の幅よりも広い場合である。上下層の埋込配線50、51はスルーホール52を通じて電気的に接続されている。図34は、上下層の埋込配線50、53の幅がほぼ等しい場合である。共通しているのは、スルーホール52が接続される下層の埋込配線50の幅が広い（例えば $4\mu\text{m}$ 程度またはそれ以上）ことであり、いずれの場合も図35に示すようにスルーホール52底部にSMによるボイド54が発生している。幅広の埋込配線50でボイド54が発生し易いのは、図36に示すように、幅広の埋込配線50では、ボイドや不純物等が集中する三重点55が形成され易い等の理由が挙げられる。また、スルーホール52底部でボイド54が発生し易いのは、スルーホール52がストレスが集中し易い埋込配線50の幅方向中央に配置されること、スルーホール52の形成時に配線の上部がエッチングされ窪んでいること、異種金属（導電性バリア膜）が接触する部分であること等が挙げられる。このようなSMによるボイドの発生はスルーホール52部での抵抗率の上昇を招く。スルーホール52の直径は益々小さくなる傾向にあることから小さなボイドの発生でも抵抗率の大きな上昇を招き、半導体集積回路装置の歩留まり、信頼性および性能の低下を招く。

50 【0041】そこで、本発明者は、SMによるボイドの発生原因を調査した結果、ボイドの発生は、埋込配線表

層の酸化銅、銅および酸素の拡散現象に起因することが明らかにされた。特にダマシンプロセスによる埋込配線形成では、SMによるボイド発生原因に、そのプロセス上の下記のような理由がある。すなわち、埋込配線を化学機械研磨 (Chemical Mechanical Polishing; CMP) 法で形成した後のCMP後洗浄で用いる有機酸は、銅膜自体をあまりエッチングしないため、銅膜の表面は酸化銅 (CuO) が多い状態となっている。また、CMP後の水素アニールは、高温、長時間 (例えば300~400℃、2~120分) とするとSMによる劣化が生じるため、低温 (例えば200℃以下) で行う必要があり、上記の酸化銅を十分に還元できない。しかも、この酸化銅は、TDD B寿命やヒロックの観点から最適とされるアンモニア (NH₃) プラズマ処理を行ってもなかなか還元されない。したがって、現状では酸化銅膜が還元されないまま配線キャップ用の絶縁膜が堆積され、酸化銅は結果として銅配線中に取り込まれている。この酸化銅膜は、一般的に電気的にも熱的にも不安定であり拡散し易いことが知られており、TDD B特性およびSM寿命に悪影響を与える。しかも、上記したように水素アニール条件やアンモニアプラズマ条件には制約があり、酸化銅を還元する上で十分な処理ができない。そこで、本実施の形態1においては、配線キャップ絶縁膜の堆積前のセッフロー (成膜に使う原材料ガスが安定化するまでのガス出し処理) を工夫することにより、SMの安定化を試みた。

【0042】次に、本実施の形態1の半導体集積回路装置の製造方法の具体的な一例を図5の製造フローに沿って、図6~図17を用いて説明する。図5は、本実施の形態1の半導体集積回路装置の製造フロー図を示している。図5中の破線SAは同一処理室内での処理を示している。

【0043】まず、図6は、本実施の形態1の半導体集積回路装置の製造工程における要部平面図、図7は図6のX1-X1線の断面図である。ウエハ1Wを構成する半導体基板 (以下、基板という) 1Sは、例えば1~10Ωcm程度の比抵抗を有するp型の単結晶シリコンからなる。基板1Sの主面 (デバイス形成面) には、溝形の分離部 (SGI (Shallow Groove Isolation) またはSTI (Shallow Trench Isolation)) 2が形成されている。この溝形の分離部2は、基板1Sの主面に形成された溝内に、例えば酸化シリコン膜が埋め込まれることで形成されている。また、基板1Sの主面側には、p型ウエルPWLおよびn型ウエルNWLが形成されている。p型ウエルPWLには、例えばホウ素が導入され、n型ウエルNWLには、例えばリンが導入されている。このような分離部2に囲まれたp型ウエルPWLおよびn型ウエルNWLの活性領域には、nMISQnおよびpMISQpが形成されている。

【0044】nMISQnおよびpMISQpのゲート

絶縁膜3は、例えば厚さ6nm程度の酸化シリコン膜からなる。ここでいうゲート絶縁膜3の膜厚とは、二酸化シリコン換算膜厚 (以下、換算膜厚という) であり、実際の膜厚と一致しない場合もある。ゲート絶縁膜3は、酸化シリコン膜に代えて酸化窒化シリコン膜で構成しても良い。すなわち、ゲート絶縁膜3と基板1Sとの界面に窒素を偏析させる構造としても良い。酸化窒化シリコン膜は、酸化シリコン膜に比べて膜中における界面単位の発生を抑制したり、電子トラップを低減したりする効果が高いので、ゲート絶縁膜3のホットキャリア耐性を向上でき、絶縁耐性を向上させることができる。また、酸化窒化シリコン膜は、酸化シリコン膜に比べて不純物が貫通し難いので、酸化窒化シリコン膜を用いることにより、ゲート電極材料中の不純物が基板1S側に拡散することにより起因するしきい値電圧の変動を抑制することができる。酸化窒化シリコン膜を形成するには、例えばウエハ1WをNO、NO₂またはNH₃といった含窒素ガス雰囲気中で熱処理すれば良い。また、p型ウエルPWLおよびn型ウエルNWLのそれぞれの表面に酸化シリコンからなるゲート絶縁膜3を形成した後、ウエハ1Wを上記した含窒素ガス雰囲気中で熱処理し、ゲート絶縁膜3と基板1Sとの界面に窒素を偏析させることによっても、上記と同様の効果を得ることができる。

【0045】また、ゲート絶縁膜3を、例えば窒化シリコン膜、あるいは酸化シリコン膜と窒化シリコン膜との複合絶縁膜で形成しても良い。酸化シリコン膜からなるゲート絶縁膜3を二酸化シリコン換算膜厚で5nm未満、特に3nm未満まで薄くすると、直接トンネル電流の発生やストレス起因のホットキャリア等による絶縁破壊耐圧の低下が顕在化する。窒化シリコン膜は、酸化シリコン膜よりも誘電率が高いためにその換算膜厚は実際の膜厚よりも薄くなる。すなわち、窒化シリコン膜を有する場合には、物理的に厚くても、相対的に薄い二酸化シリコン膜と同等の容量を得ることができる。従って、ゲート絶縁膜3を単一の窒化シリコン膜あるいはそれと酸化シリコン膜との複合膜で構成することにより、その実効膜厚を、酸化シリコン膜で構成されたゲート絶縁膜よりも厚くすることができるので、トンネル漏れ電流の発生やホットキャリアによる絶縁破壊耐圧の低下を改善することができる。

【0046】nMISQnおよびpMISQpのゲート電極4は、例えば低抵抗多結晶シリコン膜上に、例えばチタンシリサイド (TiSi_x) 層またはコバルトシリサイド (CoSi_x) 層を積層することで形成されている。ただし、ゲート電極構造は、これに限定されるものではなく、例えば低抵抗多結晶シリコン膜、WN (窒化タングステン) 膜およびW (タングステン) 膜の積層膜で構成される、いわゆるポリメタルゲート構造としても良い。ゲート電極4の側面には、例えば酸化シリコンからなるサイドウォール5が形成されている。

【0047】nMISQnのソースおよびドレイン用の半導体領域6は、チャンネルに隣接するn⁻型半導体領域と、n⁻型半導体領域に接続され、かつ、n⁻型半導体領域分だけチャンネルから離間する位置に設けられたn⁺型半導体領域とを有している。n⁻型半導体領域およびn⁺型半導体領域には、例えばリンまたはヒ素が導入されている。一方、pMISQpのソースおよびドレイン用の半導体領域7は、チャンネルに隣接するp⁻型半導体領域と、p⁻型半導体領域に接続され、かつ、p⁻型半導体領域分だけチャンネルから離間する位置に設けられたp⁺型半導体領域とを有している。p⁻型半導体領域およびp⁺型半導体領域には、例えばホウ素が導入されている。この半導体領域6、7の上面一部には、例えばチタンシリサイド層またはコバルトシリサイド層等のようなシリサイド層が形成されている。

【0048】このようなウエハ1Wの基板1S主面上には絶縁膜8が堆積されている。この絶縁膜8は、隣接するゲート電極4、4の狭いスペースを埋め込むことのできるリフロー性の高い膜、例えばBPSG(Boron-doped Phospho Silicate Glass)膜からなる。また、スピンドラ布法によって形成されるSOG(Spin On Glass)膜で構成しても良い。絶縁膜8には、コンタクトホール9が形成されている。コンタクトホール9の底部からは半導体領域6、7の上面一部が露出されている。このコンタクトホール9内には、プラグ10が形成されている。プラグ10は、例えばコンタクトホール9の内部を含む絶縁膜8上にCVD法等で窒化チタン(TiN)膜およびタングステン(W)膜を堆積した後、絶縁膜8上の不要な窒化チタン膜およびタングステン膜をCMP法またはエッチバック法によって除去し、コンタクトホール9内のみにこれらの膜を残すことで形成されている。

【0049】絶縁膜8上には、例えばタングステンからなる第1層配線L1が形成されている。第1層配線L1は、プラグ10を通じてnMISQnおよびpMISQpのソースおよびドレイン用の半導体領域6、7やゲート電極4と電気的に接続されている。第1層配線L1の材料は、タングステンに限定されず種々変更可能であり、例えばアルミニウム(Al)またはアルミニウム合金等のような単体金属膜あるいはこれらの単体金属膜の上下層の少なくとも一方にチタン(Ti)や窒化チタン(TiN)等のような金属膜を形成した積層金属膜としても良い。

【0050】また、絶縁膜8上には、第1層配線L1を覆うように、絶縁膜11aが堆積されている。絶縁膜11aは、例えば有機ポリマーまたは有機シリカガラス等のような低誘電率材料(いわゆるLow-K材料)からなる。この有機ポリマー(完全有機系低誘電性層間絶縁膜)としては、例えばSiLK(米The Dow Chemical Co製、比誘電率=2.7、耐熱温度=490℃以上、絶縁破壊耐圧=4.0~5.0MV/Vm)またはポリアリ

ルエーテル(PAE)系材料のFLARE(米Honeywell Electronic Materials製、比誘電率=2.8、耐熱温度=400℃以上)等がある。このPAE系材料は、基本性能が高く、機械的強度、熱的安定性および低コスト性に優れるという特徴を有している。上記有機シリカガラス(SiOC系材料)としては、例えばHSG-R7(日立化成工業製、比誘電率=2.8、耐熱温度=650℃)、Black Diamond(米Applied Materials, Inc製、比誘電率=3.0~2.4、耐熱温度=450℃)またはp-MTES(日立開発製、比誘電率=3.2)等がある。その他のSiOC系材料としては、例えばCORAL(米Novellus Systems, Inc製、比誘電率=2.7~2.4、耐熱温度=500℃)、Aurora 2.7(日本エー・エス・エム社製、比誘電率=2.7、耐熱温度=450℃)等がある。

【0051】また、絶縁膜11aの低誘電率材料としては、例えばFSG等のような完全有機系のSiOF系材料、HSQ(hydrogen silsesquioxane)系材料、MSQ(methyl silsesquioxane)系材料、ポーラスHSQ系材料、ポーラスMSQ材料またはポーラス有機系材料を用いることもできる。

【0052】上記HSQ系材料としては、例えばOCD T-12(東京応化工業製、比誘電率=3.4~2.9、耐熱温度=450℃)、FOX(米Dow Corning Corp.製、比誘電率=2.9)またはOCL T-32(東京応化工業製、比誘電率=2.5、耐熱温度=450℃)等がある。

【0053】上記MSQ系材料としては、例えばOCD T-9(東京応化工業製、比誘電率=2.7、耐熱温度=600℃)、LKD-T200(JSR製、比誘電率=2.7~2.5、耐熱温度=450℃)、HOSP(米Honeywell Electronic Materials製、比誘電率=2.5、耐熱温度=550℃)、HSG-RZ25(日立化成工業製、比誘電率=2.5、耐熱温度=650℃)、OCL T-31(東京応化工業製、比誘電率=2.3、耐熱温度=500℃)またはLKD-T400(JSR製、比誘電率=2.2~2.0、耐熱温度=450℃)等がある。

【0054】上記ポーラスHSQ系材料としては、例えばXLK(米Dow Corning Corp.製、比誘電率=2.5~2.2)、OCL T-72(東京応化工業製、比誘電率=2.2~1.9、耐熱温度=450℃)、Nanoglass(米Honeywell Electronic Materials製、比誘電率=2.2~1.8、耐熱温度=500℃以上)またはMesoeLK(米Air Products and Chemicals, Inc、比誘電率=2以下)等がある。

【0055】上記ポーラスMSQ系材料としては、例えばHSG-6211X(日立化成工業製、比誘電率=2.4、耐熱温度=650℃)、ALCAP-S(旭化成工業製、比誘電率=2.3~1.8、耐熱温度=45

0℃)、OCL T-77(東京応化工業製、比誘電率=2.2~1.9、耐熱温度=600℃)、HSG-6210X(日立化成工業製、比誘電率=2.1、耐熱温度=650℃)またはsilica aerogel(神戸製鋼所製、比誘電率1.4~1.1)等がある。

【0056】上記ポーラス有機系材料としては、例えばPolyELK(米Air Products and Chemicals, Inc、比誘電率=2以下、耐熱温度=490℃)等がある。

【0057】さらに、絶縁膜11aの他の材料として酸化窒化シリコン(SiON)等のような有機シリコンガラス膜を用いても良い。

【0058】上記SiOC系材料、SiOF系材料は、例えばCVD法(Chemical Vapor Deposition)によって形成されている。例えば上記Black Diamondは、トリメチルシランと酸素との混合ガスを用いたCVD法等によって形成される。また、上記p-MTE Sは、例えばメチルトリエトキシシランとN₂Oとの混合ガスを用いたCVD法等によって形成される。それ以外の上記低誘電率の絶縁材料は、例えば塗布法で形成されている。

【0059】このようなLow-K材料からなる絶縁膜11a上には、Low-Kキャップ用の絶縁膜12aが堆積されている。この絶縁膜12aは、例えば二酸化シリコン(SiO₂)に代表される酸化シリコン(SiO_x)膜からなり、例えば化学機械研磨処理(CMP; Chemical Mechanical Polishing)時における絶縁膜11aの機械的強度の確保、表面保護および耐湿性の確保等のような機能を有している。絶縁膜12aの厚さは、絶縁膜11aよりも相対的に薄く、例えば25nm~100nm程度、好ましくは、例えば50nm程度である。ただし、絶縁膜12aは、酸化シリコン膜に限定されるものではなく種々変更可能であり、例えば窒化シリコン(Si_xN_y)膜、炭化シリコン(SiC)膜または炭窒化シリコン(SiCN)膜を用いても良い。これら窒化シリコン膜、炭化シリコン膜または炭窒化シリコン膜は、例えばプラズマCVD法によって形成することができる。プラズマCVD法で形成された炭化シリコン膜としては、例えばBLOK(AMAT社製、比誘電率=4.3)がある。その形成に際しては、例えばトリメチルシランとヘリウム(またはN₂、NH₃)との混合ガスを用いる。このような絶縁膜11a、12aには、第1層配線L1の一部が露出するスルーホール13が穿孔されている。このスルーホール13内には、例えばタンゲステン等からなるプラグ14が埋め込まれている。

【0060】まず、本実施の形態1においては、上記絶縁膜12aおよびプラグ14上に絶縁膜(第1絶縁膜)15aをプラズマCVD法等によって堆積する。絶縁膜15aは、例えば炭窒化シリコン(SiCN)等のようなLow-K材料からなり、その厚さは、例えば25nm~50nm程度、好ましくは、例えば50nm程

度である。この場合の絶縁膜15aは、例えばトリメチルシラン(3MS; Si(CH₃)₃H)とアンモニア(NH₃)とキャリアガス(ヘリウム(He)または窒素(N₂))との混合ガスを用いてプラズマCVD法により形成した。また、絶縁膜15aのその他の材料として、例えば炭化シリコン(SiC)または酸化窒化シリコン(SiON)を用いても良い。絶縁膜15aを炭化シリコンとする場合は、例えばトリメチルシランとキャリアガス(ヘリウム)との混合ガスを用いたプラズマCVD法により形成する。また、絶縁膜15aを酸化窒化シリコンとする場合は、例えばトリメトキシシラン(TM S; SiH(OCH₃)₃)と酸化窒素(N₂O)との混合ガスを用いたプラズマCVD法により形成する。酸化窒化シリコンとして、例えばPE-TMS(Canon製、誘電率=3.9)等がある。一般的に絶縁膜15aは、窒化シリコン膜等で形成されているが、本実施の形態1では、炭窒化シリコン、炭化シリコンまたは酸化窒化シリコン等を用いることにより、誘電率を大幅に下げることができるので、配線容量を下げることができ、半導体集積回路装置の動作速度を向上させることができる。

【0061】続いて、絶縁膜15a上に、絶縁膜11b、12bを下層から順に堆積する。絶縁膜11bは、上記絶縁膜11aと同じ低誘電率性絶縁膜からなる。また、その上層の絶縁膜12bは、上記絶縁膜12aと同じ絶縁膜からなり、同じLow-Kキャップ用の絶縁膜として機能する。その後、フォトリソ膜をマスクにしたドライエッチング法により、絶縁膜11b、12bを選択的に除去し、配線溝(配線開口部)16aを形成する(図5の工程100)。配線溝16aを形成するには、フォトリソ膜から露出する絶縁膜11b、12bを除去する際に、絶縁膜11b、12bと、絶縁膜15aとのエッチング選択比を大きくとることで、絶縁膜15aをエッチングストップとして機能させる。すなわち、この絶縁膜15aの表面でエッチングを一旦停止させた後、絶縁膜15aを選択的にエッチング除去する。これにより、配線溝16aの形成深さ精度を向上させることができ、配線溝16aの掘り過ぎを防止できる。このような配線溝16aは、その平面形状が、図6に示すように、例えば帯状に形成されている。配線溝16aの底面からは上記プラグ14の上面が露出されている。また、図6では、その最も右側の配線溝16aが、他の配線溝16aよりも幅広とされている場合が例示されている。

【0062】次に、図8は、図6に続く半導体集積回路装置の製造工程における図6のX1-X1線に相当する部分の断面図を示している。また、図9は、図8に続く半導体集積回路装置の製造工程における図6のX1-X1線に相当する部分の断面図である。

【0063】まず、図8に示すように、ウエハ1Wの主面上の全面に、例えば窒化チタン(TiN)等からなる

厚さ 50 nm 程度の薄い導電性バリア膜（第 1 導体膜）17a をスパッタリング法等で堆積する（図 5 の工程 101）。この導電性バリア膜 17a は、例えば後述の主導体膜形成用の銅の拡散を防止する機能、その主導体膜と絶縁膜 11b、12a、12b、15a との密着性を向上させる機能および主導体膜のリフロー時に銅の濡れ性を向上させる機能等を有している。このような導電性バリア膜 17a としては、上記窒化チタンに代えて、銅と殆ど反応しない窒化タングステン（WN）または窒化タンタル（Ta₂N）等のような高融点金属窒化物を用いることが好ましい。また、その窒化チタンに代えて、高融点金属窒化物にシリコン（Si）を添加した材料や、銅と反応し難いタンタル（Ta）、チタン（Ti）、タングステン（W）、チタンタングステン（TiW）合金等のような高融点金属を用いることもできる。また、本実施の形態 1 によれば、導電性バリア膜 17a の膜厚を、例えば 10 nm、それよりも小さい 6~7 nm または 5 nm 以下としても良好な TDD B 特性を得ることができる。

【0064】続いて、導電性バリア膜 17a 上に、例えば厚さ 800~1600 nm 程度の相対的に厚い銅からなる主導体膜（第 2 導体膜）18a を堆積する（図 5 の工程 102）。本実施の形態 1 では、主導体膜 18a を、例えばメッキ法で形成した。メッキ法を用いることにより、良好な膜質の主導体膜 18a を埋め込み性良く、かつ、低コストで形成することができる。この場合、まず、導電性バリア膜 17a 上に、銅からなる薄い導体膜をスパッタリング法で堆積した後、その上に、銅からなる相対的に厚い導体膜を、例えば電解メッキ法または無電解メッキ法によって成長させることで主導体膜 18a を堆積した。このメッキ処理では、例えば硫酸銅を基本とするメッキ液を使用した。ただし、上記主導体膜 18a をスパッタリング法で形成することもできる。この導電性バリア膜 17a および主導体膜 18a を形成するためのスパッタリング法としては、通常のスパッタリング法でも良いが、埋込み性および膜質の向上を図る上では、例えばロングスロースパッタリング法やコリメートスパッタリング法等のような指向性の高いスパッタリング法を用いることが好ましい。また、主導体膜 18a を CVD 法で形成することもできる。その後、例えば 475℃ 程度の非酸化性雰囲気（例えば水素雰囲気）中において基板 1S に対して熱処理を施すことにより主導体膜 18a をリフローさせ、銅を配線溝 16a の内部に隙間なく埋め込む。

【0065】次に、主導体膜 18a および導電性バリア膜 17a を CMP 法によって研磨する（図 5 の工程 103）。本実施の形態 1 においては、CMP 法として、例えば上記砥粒フリー CMP（第 1 ステップ）および有砥粒 CMP（第 2 ステップ）の 2 ステップ CMP 法を用いる。すなわち、例えば次の通りである。

【0066】まず、第 1 ステップは、銅からなる主導体膜 18a を選択的に研磨することを目的としている。研磨液（スラリー）中には、保護膜形成用の防蝕剤、銅の酸化剤および銅の酸化膜をエッチングする成分が含まれているが、砥粒は含まれていない。研磨液中の砥粒の含有量は、例えば 0.5 重量%以下または 0.1 重量%以下のものが好ましく、特に 0.05 重量%以下あるいは 0.01 重量%以下のものはさらに好ましい。ただし、砥粒を研磨剤全体の 3~4% 程度含ませても良い。研磨液としては、銅の腐食域に属するようにその pH が調整されたものが使用され、さらに導電性バリア膜 17a に対する主導体膜 18a の研磨選択比が、例えば少なくとも 5 以上となるようにその組成が調整されたものが使用される。このような研磨液として、酸化剤と有機酸とを含んだスラリーを例示することができる。酸化剤としては、過酸化水素（H₂O₂）、水酸化アンモニウム、硝酸アンモニウム、塩化アンモニウムなどを例示することができ、有機酸としては、クエン酸、マロン酸、フマル酸、リンゴ酸、アジピン酸、安息香酸、フタル酸、酒石酸、乳酸、コハク酸、シュウ酸などを例示することができる。これらのうち、過酸化水素は金属成分を含まず、かつ強酸ではないため、研磨液に用いて好適な酸化剤である。また、クエン酸は食品添加物としても一般に使用されており、毒性が低く、廃液としての害も低く、臭いもなく、水への溶解度も高いため、研磨液に用いて好適な有機酸である。本実施の形態では、例えば純水に 5 体積%の過酸化水素と 0.03 重量%のクエン酸とを加え、砥粒の含有量を 0.01 重量%未満にした研磨液を使用する。防蝕剤としては、例えば BTA が用いられている。

【0067】この第 1 ステップの砥粒フリー CMP では、主導体膜 18a の保護作用とエッチング作用との両方を生じさせながら主導体膜 18a を主に化学的要素で研磨する。すなわち、上記研磨液で化学機械研磨を行うと、まず銅表面が酸化剤によって酸化され、表面に薄い酸化層が形成される。次に酸化物を水溶性化する物質が供給されると上記酸化層が水溶液となって溶出し、上記酸化層の厚さが減る。酸化層が薄くなった部分は再度酸化性物質に晒されて酸化層の厚が増し、この反応を繰り返して化学機械研磨が進行する。保護膜の除去は主に研磨パッドとの接触で行われる。

【0068】研磨の条件は、一例として荷重=250 g/cm²、ウエハキャリア回転数=30 rpm、定盤回転数=25 rpm、スラリー流量=150 cc/min とし、研磨パッドは、例えば米国ロデール（Rodel）社の硬質パッド（IC1400）を使用した。この研磨パッドは、平坦性を上げる観点から硬質パッドを採用したが、軟質パッドを使用しても良い。研磨の終点は、主導体膜 18a が除去されて下地の導電性バリア膜 17a が露出した時点とし、終点の検出は、研磨対象が主導体膜 18a から導電性バリア膜 17a になったときに変化する定盤またはウエハ

キャリアの回転トルク信号強度を検出することによって行う。また、研磨パッドの一部に穴を開け、ウエハ 1W の表面からの光反射スペクトル変化に基づいて終点を検出したり、スラリの光学的スペクトル変化に基づいて終点を検出したりしても良い。

【0069】このような研磨処理において、銅からなる主導体膜 18a の研磨速度は、例えば 500 nm/min 程度、導電性バリア膜 18a の研磨速度は、例えば 3 nm/min 程度である。研磨時間は、主導体膜 18a の膜厚によって異なるので一概には言えないが、例えば

上記の膜厚で 2～4 分程度である。

【0070】続く第 2 ステップは、導電性バリア膜 17a を選択的に研磨することを目的としている。この第 2 ステップでは、導電性バリア膜 17a を研磨パッドの接触により主として機械的要素で研磨する。ここでは、研磨液として上記防蝕剤、上記酸化剤および酸化膜をエッチングする成分の他に、砥粒が含まれている。本実施の形態 1 では、研磨液として、例えば純水に 5 体積% の過酸化水素、0.03 重量% のクエン酸および 0.5～0.8 重量% の砥粒を混合したものを使用するが、これに限定されるものではない。この砥粒の添加量は、主として下地の絶縁膜 12b が削られないような量に設定されており、その量は、例えば 1 重量% 以下にされている。砥粒としては、例えばコロイダルシリカ (SiO₂) が使用されている。この砥粒としてコロイダルシリカを用いることにより、CMP 処理による絶縁膜 12b の研磨面の損傷を大幅に低減でき、スクラッチフリーを実現できる。また、この第 2 ステップでは、酸化剤の量を第 1 ステップ時の酸化剤の量よりも減らしている。すなわち、研磨液中の防蝕剤の量を相対的に増やしている。そして、導電性バリア膜 17a に対する主導体膜 18a の研磨選択比が前記砥粒フリー化学機械研磨のそれよりも低い条件、例えば選択比 3 以下の条件で研磨を行う。このような条件で研磨することにより、第 2 ステップにおいては、銅からなる主導体膜 18a の酸化を抑えつつ、保護を強化することができるので、主導体膜 18a が過剰に研磨されないようにすることができ、ディッシングやエロージョン等を抑制または防止することが可能となっている。これにより、配線抵抗の増大やバラツキを抑制または防止できるので、半導体集積回路装置の性能を向上させることができる。

【0071】第 2 ステップの研磨の条件は、一例として荷重 = 120 g/cm²、ウエハキャリア回転数 = 30 rpm、定盤回転数 = 25 rpm、スラリー流量 = 150 cc/min とし、研磨パッドは、例えばロデール社の IC1400 を使用した。研磨量は導電性バリア膜 17a の膜厚相当分とし、研磨の終点は、導電性バリア膜 17a の膜厚および研磨速度から算出した時間によって制御する。

【0072】このような研磨処理において、導電性バリア膜 17a の研磨速度は、例えば 80 nm/min 程

度、銅からなる主導体膜 18a の研磨速度は、例えば 7 nm/min 程度、下地の絶縁膜 12b の研磨速度は、例えば 3 nm/min 程度である。研磨時間は、導電性バリア膜 17a の膜厚によって異なるので一概には言えないが、例えば上記の膜厚で 1 分程度である。また、上記砥粒は、コロイダルシリカに代えて、アルミナ (Al₂O₃) を用いることもできる。なお、上記のような砥粒フリーの研磨液を使用した化学機械研磨については、本願発明者などによる特願平 9-299937 号、特願平 10-317233 号、USP 6117775、USP 6326299 に詳しく記載されている。

【0073】以上のような CMP 処理により、図 9 に示すように、配線溝 16a 内に埋込第 2 層配線 L2 を形成する。埋込第 2 層配線 L2 は、相対的に薄い導電性バリア膜 17a と、相対的に厚い主導体膜 18a とを有しており、プラグ 14 を通じて第 1 層配線 L1 と電気的に接続されている。本実施の形態 1 によれば、埋込第 2 層配線 L2 を形成するための研磨処理において、上記のような CMP 法を採用することにより、CMP 処理による絶縁膜 12b の研磨面の損傷を大幅に低減でき、上記スクラッチフリーな研磨が可能となる。上述の例では、Low-K 材料の絶縁膜 11b 上に、絶縁キャップ用の絶縁膜 12b を設けたが、本実施の形態 1 の CMP 法によればスクラッチフリー研磨が可能なので、上記絶縁キャップ用の絶縁膜 12b を設けない構造とすることもできる。すなわち、CMP 面に絶縁膜 11b が露出される構造としても良い。また、図 9 では、その最も右側の埋込第 2 層配線 L2 が、他の埋込第 2 層配線 L2 よりも幅広（例えば幅が 4 μm またはそれ以上）とされている場合が例示されている。なお、埋込第 2 層配線 L2 の側面には、基板 1S の主面から離間する方向に向かって配線幅が次第に広がるようなテーパが形成されている。この埋込第 2 層配線 L2 の側面と絶縁膜 11a の上面との成す角は、例えば 80°～90° の範囲内、具体的には、例えば 88.7° 程度である。埋込第 2 層配線 L2 の上部側の幅（配線溝 16a の上部側幅）および互いに隣接する埋込第 2 層配線 L2 の上部側の間隔（互いに隣接埋する埋込第 2 層配線 L2 の上部角間の距離）は、例えば 0.25 μm 以下、あるいは 0.2 μm 以下である。また、互いに隣接する埋込第 2 層配線 L2 の最小隣接ピッチは、例えば 0.5 μm 以下である。配線溝 16a のアスペクト比は、例えば 1 である。

【0074】上記の研磨が終了したウエハ 1W は、その表面に防蝕処理が施される。この防蝕処理部は、研磨処理部の構成と類似した構成になっており、ここでは、まず研磨盤（プラテン）の表面に取り付けた研磨パッドにウエハ 1W の主面が押し付けられて研磨スラリーが機械的に除去された後、例えばベンゾトリアゾール (BTA) などの防蝕剤を含んだ薬液がウエハ 1W の主面に供給されることによって、ウエハ 1W の主面に形成された銅配

線の表面部分に疎水性保護膜が形成される。

【0075】防蝕処理が終了したウエハ1Wは、その表面の乾燥を防ぐために、浸漬処理部に一時的に保管される。浸漬処理部は、防蝕処理が終了したウエハ1Wを後洗浄するまでの間、その表面が乾燥しないように維持するためのもので、例えば純水をオーバーフローさせた浸漬槽（ストッカ）の中に所定枚数のウエハ1Wを浸漬させて保管する構造になっている。このとき、埋込第2層配線L2の電気化学的腐蝕反応が実質的に進行しない程度の低温に冷却した純水を浸漬槽に供給することにより、埋込第2層配線L2の腐蝕をより一層確実に防止することができる。ウエハ1Wの乾燥防止は、例えば純水シャワーの供給など、少なくともウエハ1Wの表面を湿润状態に保持することのできる方法であれば、上記した浸漬槽中での保管以外の方法で行っても良い。

【0076】その後、ウエハ1Wの表面の湿润状態が保たれた状態で直ちにCMP後洗浄処理に移行する（図5の工程104）。まず、ウエハ1Wに対してアルカリ洗浄処理を施す。この処理は、CMP処理時のスラリ等の異物を除去する目的を有しており、CMP処理によりウエハ1Wに付着した酸性スラリを中和し、ウエハ1Sと、異物と、洗浄用のブラシとの ζ 電位を方向を揃えて、それらの間の吸着力をなくすために、例えばpH（ペーハー：水素イオン指数）8程度またはそれ以上の弱アルカリ薬液を供給しながら、ウエハ1Wの表面をスクラブ洗浄（またはブラシ洗浄）する。アルカリ薬液として、例えばアミノエタノール（DAE（Diluted Amino Ethanol）、組成：2-Aminoethanol、 $H_2NCH_2CH_2OH$ 、濃度：0.001～0.1%程度、好ましくは0.01%）を用いた。この薬液は、銅のエッチング作用が少なく、 NH_4OH と同等の洗浄力を有する。この洗浄処理では、ロール型洗浄方式を採用した。ただし、これに限定されるものではなく種々変更可能であり、例えばアルカリ洗浄に際してディスク型洗浄方式を採用することもできる。また、酸洗浄に際してディスク型洗浄方式やペン型洗浄方式を採用することもできる。

【0077】次に、図10は、図9に続く半導体集積回路装置の製造工程における図6のX1-X1線に相当する部分の断面図である。ここでは、まず、ウエハ1W（特に埋込第2層配線L2が露出するCMP研磨面）に対して還元処理を施す。すなわち、ウエハ1W（特にCMP研磨面）に対して、例えば水素ガス雰囲気中で、例えば200～475℃、好ましくは300℃、例えば0.5～5分、好ましくは2分程度の熱処理を施した（水素（ H_2 ）アニール処理：図5の工程105）。これにより、CMP時に発生した埋込第2層配線L2表面の酸化銅膜を銅に還元することができ、その後の酸洗浄による埋込第2層配線L2のエッチングを抑制または防止することができる。このため、配線抵抗の上昇、配線抵抗のばらつきおよび段差の発生を同時に抑制または防

止でき、さらに、エッチコロージョンの発生も抑制または防止できる。また、還元処理を行わない場合、CMP処理時にウエハ1Wの表面に付着したBTA等のような有機物が洗浄処理に際してマスクとなり絶縁膜12bの表層を良好に削りとることができない場合があるが、本実施の形態1のように還元処理を行うことにより、CMP時に付着したBTA等の有機物を除去することができるので、絶縁膜12bの表層を、充分に、かつ、均一に除去することができる。これらにより、半導体集積回路装置のTDD B寿命を大幅に向上させることが可能となる。なお、場合によっては、上記のような水素アニールを施さなくても良い場合もある。

【0078】続いて、ウエハ1Wに対して酸洗浄処理を施す（図5の工程106）。この処理は、TDD B特性の向上、残留金属除去、絶縁膜12b表面のダングリングボンドの低減および絶縁膜12b表面の凹凸除去等の目的を有しており、フッ酸水溶液をウエハ1Wの表面に供給してエッチングによる異物粒子（パーティクル）の除去を行う。フッ酸洗浄を挿入しただけでもTDD B特性を改善できる。これは、酸処理により表面のダメージ層が除去されて界面の密着性が向上したためと考えられる。フッ酸（HF）洗浄は、例えばブラシスクラブ洗浄を用い、HF濃度を0.5%、洗浄時間を20秒の条件が選択できる。

【0079】本発明者らの実験によれば、アルカリ洗浄、水素アニールおよび酸洗浄のシーケンスのTDD B特性は、アルカリ洗浄と酸洗浄との連続シーケンスのTDD B特性と比較し、約2桁向上することが明らかとされた。層間絶縁膜に低誘電率の絶縁材料を用いた埋込銅配線構造の信頼性を考慮すると、2桁のTDD B寿命の向上は、非常に有効なプロセスである。アルカリ洗浄と酸洗浄との間に、水素アニールを挿入することにより、TDD B寿命が向上する理由として、CMP時に付着するBTA等の有機物が除去されるため等が考えられる。有機物が付着したまま酸洗浄を行うと、TDD B寿命を左右する隣接絶縁膜表面のクリーニング（リフトオフ）が充分にできないと推定される。一方、本実施の形態1では水素アニール処理を行ってから洗浄処理を行うため、絶縁膜の表層を、充分に、かつ、均一にリフトオフすることができ、TDD B寿命を向上させることが可能となる。

【0080】上記の例では、アルカリ洗浄処理を行った後、還元処理を行い、さらに酸洗浄を行う場合について説明したが、これに限定されるものではなく種々変更可能である。例えばCMP処理後、上記還元処理を行い、その後、アルカリ洗浄処理、酸洗浄処理の順で後洗浄処理を行っても良い。また、アルカリ洗浄を行わず、酸洗浄のみを行っても良い。すなわち、CMP処理、還元処理および酸洗浄処理のシーケンスでも良い。酸洗浄のみを行っただけでもTDD B特性が改善する。これは、ダ

メージ層の除去により界面の特性を向上できたためと思われる。また、逆にアルカリ洗浄のみで、上記酸洗浄処理を行わなくても良い場合もある。また、上記CMP後洗浄処理に先行または並行して、ウエハ1Wの表面を純水スクラブ洗浄、純水超音波洗浄、純水流水洗浄または純水スピン洗浄したり、ウエハ1Wの裏面を純水スクラブ洗浄したりしても良い。

【0081】また、本実施の形態1においては、CMP処理部およびその後工程の搬送室、防蝕処理室、浸漬処理室（ストッカ）、還元処理室および洗浄処理室等のような各室を含む全体を遮光構造とする。これは、CMP処理後のウエハ1Wに光が照射されると電気化学的な作用によりウエハ1Wのメタル（ここでは埋込第2層配線L2）が腐蝕するので、それを抑制または防止するためである。特にこの現象は、CMP処理後にウエハ1WをCMP装置から取り外し、洗浄処理が行われるまでの間で生じ易い。CMP処理部およびその後工程の各室を遮光構造とすることにより、CMP処理からその後のウエハ1Wの表面に照明光などが照射されないようにすることができるので、光起電力効果による短絡電流の発生を防ぐようにでき、メタルの腐蝕を抑制または防止できる。このような遮光構造を実現するには、具体的にはCMP装置およびその後の処理室の周囲を遮光シートなどで被覆することによって、各室の内部の照度を少なくとも500ルクス（1lx.）以下、好ましくは300ルクス以下、あるいは100ルクス以下、さらに好ましくは50ルクス以下にする。なお、CMP処理室およびその後の工程の各室を遮光する技術については、例えば本発明者等によるUSN. 09/356,707に記載がある。

【0082】上記のような洗浄処理後、ウエハ1Wに対してスピンドライヤ等のような乾燥処理を施し、次の工程に移行する。図11は、図10に続く半導体集積回路装置の製造工程中における図6のX1-X1線に相当する部分の断面図である。ここでは、上記のようなCMP後洗浄処理（スピンドライヤ等による最終的な乾燥処理を含む）後に、ウエハ1Wをプラズマ処理室内のステージ上に主面を上に向けた状態で載せた状態でウエハ1Wに対して、例えば次のような還元性プラズマ処理を施す。すなわち、ウエハ1Wの主面（特に埋込第2層配線L2が露出するCMP面）に対して、アンモニア（ NH_3 ）プラズマ処理を施す（図5の工程107）。このアンモニアプラズマ処理条件は、例えばウエハ1Wの直径を8インチ（≒約200mm）とした場合、処理圧力を0.5～1.0 Torr（=66.6612～133.332 Pa）程度、プラズマ処理装置の上部電極の印加電力を500～1000W程度、プラズマ処理装置の下部電極の印加電力を0～1000W程度（0が好ましい）、基板（ウエハ）温度を300℃～400℃程度、アンモニアガス流量を500～1500 cm^3/min

程度、処理時間を5～60秒程度とした。電極間距離は300～600 mils（7.62mm～15.24mm）とした。

【0083】このようなアンモニアプラズマ処理では、CMPで酸化された銅配線表面の酸化銅（ CuO 、 Cu_2O ）を銅（ Cu ）に還元する。また、セッフロー時の銅のシリサイド化を防ぐ窒化銅（ Cu_3N ）層が埋込第2層配線L2の表面（ごく薄い領域）に形成される。配線間の絶縁膜12bの上面（ごく薄い領域）では、SiN化またはSiH化が進み、絶縁膜12b表面のダングリングボンドを補償し、また、後述のキャップ用の絶縁膜と埋込第2層配線L2および絶縁膜12bとの密着性を向上させることができ、界面のリーク電流を低減することができる。このような効果により、TDD B寿命を向上させることができる。

【0084】上記した還元性プラズマ処理条件は、これら例示した条件に限られないのはもちろんである。本発明者らの検討では、圧力が高いほどプラズマダメージを低減でき、基板温度が高いほどTDD B寿命の基板内ばらつきの低減と長寿命化がはかれることが明らかとされた。また、基板（ウエハ）温度が高く、RF電力が大きく、処理時間が長いほど銅の表面にヒロックが発生し易い、という知見が得られている。これらの知見と装置構成等による条件のばらつきを考慮すると、例えば処理圧力は0.5～6 Torr（=0.66661×10²～7.99932×10² Pa）、RF電力は300～600W、基板（ウエハ）温度は350～450℃、水素ガス流量は50～1000 cm^3/min 、アンモニアガス流量は20～500 cm^3/min 、処理時間は5～180秒、電極間距離は150～1000 mils（3.81～25.4mm）の範囲で設定することができる。配線開口部内に対するアンモニアプラズマ処理については、本願発明者などによる特開平11-16912号、特願平11-226876号、特願2000-300853号および特開2001-291720号に記載がある。また、銅の拡散現象やTDD B寿命の劣化のメカニズム、それを抑制または防止するためのアンモニア（ NH_3 ）プラズマ処理さらにはLow-K絶縁膜における銅配線のTDD B寿命の劣化等については、例えばIEEE 00CH37059.38th Annual International Reliability Physics Symposium, San Jose, California, 2000のp339-p343に「TDD B Improvement in Cu Metallization under Bias Stress」と題する論文として、また、IEEE TRANSACTIONS ON ELECTRON DEVICES. VOL. 48, NO. 7, JULY 2001のp1340-p1345に「Effect of NH_3 -Plasma Treatment and CMP Modification on TDD B Improvement in Cu Metallization」と題する論文として、また、IEEE 01CH37167.39th Annual International Reliability Physics Symposium, Orlando Florida, 2001のp355-p359に「Impact of Low-K Dielectrics and Barrier

Metals on TDDb Lifetime of Cu Interconnects」と題する論文として、本願発明者による記載がある。

【0085】次に、図12は、図11に続く半導体集積回路装置の製造工程における図6のX1-X1線に相当する部分の断面図である。図13は、図12に続く半導体集積回路装置の製造工程における図6のX1-X1線に相当する部分の断面図である。ここでは、まず、図12に示すように、上記アンモニアプラズマ処理後、アンモニアプラズマ処理を行ったプラズマ処理室内で大気開放せず真空状態を維持したまま連続して、ウエハ1Wの主面、特に埋込第2層配線L2および絶縁膜12bのCMP面を、例えばモノシランガス(SiH_4)等のような無機系シラン化合物ガス雰囲気中に晒す(図5の工程108)。これにより、埋込第2層配線L2の主導体膜18aの表層にシリコン(第1原子)を固溶させる。具体的には、例えば次のようにする。まず、処理室内の圧力を、例えば3.0 Torr (399.967 Pa)程度、基板(ウエハ)温度を、例えば300℃~450℃程度にした状態で、処理室内にキャリアガスとして、例えばヘリウムガスを流入してこの処理のセットフローを開始する。続いて、そのキャリアガスの流入開始から20秒後にキャリアガスを流したまま処理室内にモノシランガスを流入して無機系シラン化合物ガス処理を開始する。その状態を、例えば10秒程度続けてシリコンを埋込第2層配線L2の主導体膜18aの表層に固溶させて処理を終了する。この時のシランガスの流量は、例えば400 cm^3/min 程度、ヘリウムガスの流量は、例えば900 cm^3/min 程度である。シリコンの固溶量は、埋込第2層配線L2の主導体膜18aの結晶系を変化させない程度とされており、具体的には主導体膜18aの全体の5%程度またはそれ以下とされることが好ましい。このような処理により、孔(スルーホール)底に当たる埋込配線上部にSMによるボイドが発生するのを抑制または防止できる。これは、モノシランガスの還元能力がトリメチルシラン等のような有機系シラン化合物ガスの還元能力よりも高いため、モノシランにより埋込配線表層の酸化銅が銅に還元されたことによる。すなわち、埋込配線表層に固溶された微量のシリコンが、埋込配線表層の酸素をゲッターリング(酸素と結合)することにより、粒界拡散を抑制または防止するSi-O-(Cu)結合を形成する結果、埋込配線表層の銅(または酸化銅)の拡散を抑制または防止することができるので、上記SM不良を抑制または防止できる。本実施の形態1においては、この無機系シラン化合物ガス処理を、続く配線キャップ膜の堆積処理のセットフローの一部として位置付けている。このため、無機系シラン化合物ガス処理を追加したからといって製造時間が増大することもないし、制御や製造装置が複雑になることもない。また、アンモニアプラズマ処理から配線キャップ用の絶縁膜の堆積工程における処理雰囲気調整が容易であり、

処理の安定化を図ることができるので、処理の信頼性および処理結果の再現性を向上させることもできる。もちろん、無機系シラン化合物処理を配線キャップ膜の堆積処理のセットフローの一部として位置付けずに別個の独立した工程として位置付けることもできる。

【0086】次いで、図13に示すように、上記無機系シラン化合物ガス処理後、その処理を行ったプラズマ処理室内で大気開放せず真空状態を維持したまま連続して、埋込第2層配線L2および絶縁膜12bの上面上に、配線キャップ用の絶縁膜(第2絶縁膜)15bをプラズマCVD法等によって堆積する(図5の工程109)。絶縁膜15bは、上記絶縁膜15aと同様の材料および成膜方法により堆積する。特に本実施の形態1では、この絶縁膜15bの成膜時に成膜ガスとして有機系シラン化合物ガスを用いたプラズマCVD法を採用する。すなわち、成膜ガス中にモノシラン等のような無機系シラン化合物ガスを含まないプラズマCVD法により絶縁膜15bを堆積する。このようにして成膜される絶縁膜15bの材料としては、例えば炭窒化シリコン(SiCN)、炭化シリコン(SiC)または酸窒化シリコン(SiON)がある。いずれの材料も窒化シリコン膜よりも誘電率が低いので、配線容量を低減でき、半導体集積回路装置の動作速度を向上させることが可能となる。

【0087】絶縁膜15bの材料を炭窒化シリコン(SiCN)とする場合は、例えば次のように堆積する。まず、処理室内の圧力を、例えば3.0 Torr (399.967 Pa)程度、基板(ウエハ)温度を、例えば300℃~450℃程度にした状態で、処理室内にキャリアガスとして、例えばヘリウムガスを流入してこの堆積処理のセットフローを開始する。この時のヘリウムガスの流入量は、例えば900 cm^3/min 程度である。続いて、そのキャリアガスの流入開始から20秒後にキャリアガスを流したまま処理室内にトリメチルシランガスおよびアンモニアガス(NH_3)を流入する。この時のヘリウムガスの流入量は、例えば400 cm^3/min 程度、トリメチルシランガスの流入量は、例えば160 cm^3/min 程度、アンモニアガスの流入量は、例えば325 cm^3/min 程度である。続いて、例えば10秒程度経過したところでプラズマを形成することにより成膜を開始し、その状態を、例えば30秒程度続けることで、炭窒化シリコンを主成分とする絶縁膜15bをウエハ1Wの主面上に堆積する。

【0088】絶縁膜15bの材料を炭化シリコン(SiC)とする場合は、例えば次のように堆積する。まず、処理室内の圧力を、例えば8.7 Torr (1159.90 Pa)程度、基板(ウエハ)温度を、例えば300℃~450℃程度にした状態で、処理室内にキャリアガスとして、例えばヘリウムガスを流入してこの堆積処理のセットフローを開始する。この時のヘリウムガスの流

入量は、例えば $1200 \text{ cm}^3/\text{min}$ 程度である。続いて、そのキャリアガスの流入開始から 20 秒後にキャリアガスを流したまま処理室内にトリメチルシランガスを流入する。この時のヘリウムガスの流入量は、例えば $800 \text{ cm}^3/\text{min}$ 程度、トリメチルシランガスの流入量は、例えば $320 \text{ cm}^3/\text{min}$ 程度である。続いて、例えば 10 秒程度経過したところでプラズマを形成することにより成膜を開始し、その状態を、例えば 30 秒程度続けることで、炭化シリコンを主成分とする絶縁膜 15b をウエハ 1W の主面上に堆積する。

【0089】絶縁膜 15b の材料を PE-TMS (Canon 製、誘電率 = 3.9) 等のような酸化シリコン (SiON) とする場合は、例えばトリメトキシシランガスと酸化窒素 (N_2O) ガスとの混合ガスを用いたプラズマ CVD 法等によって堆積する。この酸化シリコンは、窒素 (N) が 5 at m % 以下、好ましくは 1 または 2 at m % 程度のものである。これは、窒素を 1 または 2 at m % 程度含むことで銅に対する十分なバリア性を持たせることが可能だからであり、窒素を 5 at m % 以上増やしても特性の向上は望めず、かえって誘電率が炭化シリコンよりも高くなり酸化シリコンを使用する意味が薄れてしまうからである。絶縁膜 15b の材料を上記 PE-TMS (Canon 製) 等とした場合には、優れた耐湿性を得ることができるので、半導体集積回路装置の信頼性および性能を向上させることが可能となる。

【0090】次に、図 14 は、図 13 に続く半導体集積回路装置の製造工程における図 6 の X1-X1 線に相当する部分の断面図である。ここには、層間絶縁膜の堆積工程および絶縁キャップ膜の堆積工程を経たウエハ 1W の要部断面図が示されている (図 5 の工程 110, 111)。配線キャップ用の絶縁膜 15b 上には、絶縁膜 11c が堆積されている。絶縁膜 11c の材料および形成方法は、上記 Low-K 材料で構成される絶縁膜 11a, 11b と同じである。この絶縁膜 11c 上には、絶縁膜 12c が堆積されている。絶縁膜 12c の材料、形成方法および機能は、上記絶縁膜 12a, 12b と同じである。この絶縁膜 12c 上には、絶縁膜 15c が堆積されている。絶縁膜 15c の材料、形成方法および機能は、上記絶縁膜 15a, 15b と同じである。この絶縁膜 15c 上には、絶縁膜 11d が堆積されている。絶縁膜 11d の材料および形成方法は、上記 Low-K 材料で構成される絶縁膜 11a ~ 11c と同じである。この絶縁膜 11d 上には、絶縁膜 12d が堆積されている。絶縁膜 12d の材料、形成方法および機能は、上記絶縁膜 12a ~ 12c と同じである。

【0091】次に、図 15 は図 14 に続く半導体集積回路装置の製造工程における要部平面図、図 16 は図 15 の X2-X2 線の断面図である。ここでは、絶縁膜 15c, 11d, 12d に、平面帯状の配線溝 (配線開口

部) 16b を形成する。ここには、図 15 および図 16 において左から 2 番目の配線溝 16b の幅は、その直下の配線溝 16a よりも広い場合が例示されている。また、図 15 および図 16 において最も右側の配線溝 16b の幅は、その直下の配線溝 16a よりも狭い場合が例示されている。また、所望の配線溝 16b の底部に、埋込第 2 層配線 L2 の上面の一部が露出するような平面円形状のスルーホール (配線開口部) 19 を形成する。スルーホール 19 の直径は、例えば $0.18 \mu\text{m}$ 程度である。

【0092】次に、図 17 は図 15 に続く半導体集積回路装置の製造工程における図 15 の X2-X2 線に相当する部分の要部断面図である。ここでは、配線溝 16b およびスルーホール 19 内に導電性バリア膜 17b および主導体膜 18b を埋め込むことで埋込第 3 層配線 L3 を形成する。この埋込第 3 層配線 L3 は、デュアルダマシン法によって形成されている。すなわち、絶縁膜 15c, 11d, 12d に配線溝 16b を形成し、絶縁膜 15b, 11c, 12c にスルーホール 19 を形成した後、上記導電性バリア膜 (第 1 導体膜) 17b および導電性バリア膜 17b よりも厚い主導体膜 (第 2 導体膜) 18b を順に堆積する。すなわち、配線溝 16b とスルーホール 19 とを同時に導電性バリア膜 17b および主導体膜 18b で埋め込む。導電性バリア膜 17b および主導体膜 18b の堆積方法や材料は、上記埋込第 2 層配線の導電性バリア膜 17a および主導体膜 18a と同じである。その後、この導電性バリア膜 17b および主導体膜 18b を、上記埋込第 2 層配線 L2 の形成と同様に CMP 法によって研磨することにより、埋込第 3 層配線 L3 を形成する。埋込第 3 層配線 L3 は、スルーホール 19 内に埋め込まれた導電性バリア膜 17b および主導体膜 18b を通じて埋込第 2 層配線 L2 と電気的に接続されている。その後、上記図 5 の工程 104 ~ 工程 108 を経た後、前記絶縁膜 15b と同様の材料からなる配線キャップ用の絶縁膜 (第 2 絶縁膜) 15d を、前記絶縁膜 15b と同様に絶縁膜 12d および埋込第 3 層配線 L3 上に堆積する。ここには、図 17 において左から 2 番目の埋込第 3 層配線 L3 の幅が、スルーホール 19 を通じて電気的に接続される直下の埋込第 2 層配線 L2 よりも広い場合が例示されている。また、図 17 において最も右側の埋込第 3 層配線 L3 の幅は、スルーホール 19 を通じて電気的に接続される直下の埋込第 2 層配線 L2 よりも狭い場合が例示されている。本実施の形態 1 においては、このいずれの配線接続構造の場合においてもスルーホール 19 底部でのボイドの発生を抑制または防止できた。すなわち、SM 不良の発生を抑制または防止することができた。

【0093】次に、図 18 は、配線層間を接続する孔 (スルーホール 19) 部分での抵抗上昇率を示している。基板 (ウエハ) 温度を、例えば 175°C として、例

例えば141時間放置した場合を示している。符号のR1（黒い三角形）は本実施の形態1の上記無機系シラン化合物ガス処理を施した場合を示し、符号のR0（白い四角形）は本発明者が検討した技術であって上記無機系シラン化合物ガス処理を施さなかった場合を示している。この結果から本実施の形態1の場合は、抵抗率がほとんど劣化しない（上昇しない）ことが分かる。なお、図18で孔の抵抗率が、約4～5%を越えると更なる熱ストレスで孔底部の配線部分にボイドが発生し、孔と配線との間で接続不良が発生することが本発明者らの繰り返し行われた種々の実験から経験的に判明している。

【0094】また、図19は、上記無機系シラン化合物ガス処理により銅配線の表層にシリコンを固溶した場合における銅の拡散係数を測定したものである。図19の黒い三角形の測定点は、シリコンが1at.%含有の銅結晶中のシリコンの拡散状態を示し、白い四角形の測定点は、純銅結晶中の銅の拡散状態を示し、白い三角形の測定点は、シリコンが1at.%含有の銅結晶中の銅の拡散状態を示している。一方、図20は、銅配線の表層に酸素を混入した場合における銅の拡散係数を測定したものである。図20の黒い三角形の測定点は、酸素が1at.%含有の銅結晶中の酸素の拡散状態を示し、白い四角形の測定点は、純銅結晶中の銅の拡散状態を示し、白い三角形の測定点は、酸素が1at.%含有の銅結晶中の銅の拡散状態を示している。この2つの図から、銅配線の表層にシリコンを固溶した場合、銅がほとんど拡散していないのに対して、銅配線の表層に酸素を混入した場合、銅の拡散が生じていることが分かる。

【0095】このように、本実施の形態1では、配線キャップ用の絶縁膜の材料として窒化シリコンよりも誘電率の低い材料を用いた場合でも埋込配線でのSM不良を抑制または防止できる。このため、配線キャップ用の絶縁膜の誘電率を下げることで、半導体集積回路装置の動作速度を向上させることができ、半導体集積回路装置の性能を向上させることができる上、SM不良の発生を抑制または防止できるので、異なる配線層間を接続する孔部分での抵抗を低減でき、半導体集積回路装置の性能、信頼性および歩留まりを向上させることができる。

【0096】（実施の形態2）前記還元性プラズマ処理は、銅配線の表面の酸化銅を銅に還元するとともにその表層の化学的安定性を向上させるようにしている。しかし、還元性プラズマ処理により銅配線の表面をあまり安定化させてしまうと、続く無機系シラン化合物処理において銅配線の表面にシリコンを固溶させることができなくなってしまう場合が生じる。このため、銅配線の表面にシリコンを固溶させることで銅配線の表面の銅（酸化銅、酸素）の拡散を抑制または防止するという上記無機系シラン化合物ガス処理の目的が達成できなくなってしまう。例えば本発明者の検討によれば、炭窒化シリコン

を配線キャップ用の絶縁膜とする場合において、アンモニアプラズマ処理条件として、例えばアンモニアガスと窒素ガスの流量がそれぞれ400cm³/min、4500cm³/min程度、パワーが300W、処理時間が20秒とした場合は、上記モノシランの効果を得る上であまり良い結果を得ることができなかった。また、同じくアンモニアプラズマ処理条件として、アンモニアガス単独で400cm³/min程度、パワーが600W、処理時間が30秒とした場合も、上記モノシランの効果を得る上で良い結果を得ることができなかった。

【0097】そこで、本実施の形態2においては、上記無機系シラン化合物ガス処理前に行う還元性プラズマ処理の条件を、上記無機系シラン化合物ガス処理においてシリコンが埋込配線の表層に固溶され易くなるように設定する。これにより、無機系シラン化合物ガス処理の効果をもより効果的にすることができる。例えば上記の結果からは次の条件が良いことが考えられる。第1に、還元性プラズマ処理時の処理ガス中のキャリアガスが相対的に多い方が良い。第2に、パワーは相対的に低い（例えば600Wを高パワーとするとそれよりも低い）方が良い。第3に、処理時間は、上記の条件にもより変わるが短い方が良い。本発明者の検討によれば、上記のアンモニアプラズマ処理における窒素ガスの流入量は、処理室内に流入した全ガス量の20%程度以下、または10%程度以下が好ましい。また、パワーは、例えば400W以下、または300W以下が好ましい。さらに、処理時間は、例えば25秒以下、または20秒以下が好ましい。具体的には、例えば次のようにする。

【0098】図21は、例えば50nm程度の厚さの炭窒化シリコン膜を配線キャップ用の絶縁膜（前記実施の形態1の絶縁膜15b、15d）としてウエハの主面上に堆積する場合のフロー図を示している。この場合、アンモニアプラズマ処理に際して、まず、処理室内の圧力を、例えば4.2 Torr（559.954 Pa）程度、基板（ウエハ）温度を、例えば300℃～450℃程度にした状態で、処理室内に、例えばアンモニアガス（NH₃）および窒素ガス（N₂）を流入する。このアンモニアガスの流入量は、例えば75cm³/min程度である。また、窒素ガスの流入量は、アンモニアガスの流入量よりも多く、例えば5000cm³/min程度である。続いて、上記ガスを上記流入量で処理室内に流したまま上記ガスの流入開始から20秒程度経過した後、プラズマ形成用の上下電極間に電圧を印加することで処理室内にプラズマを形成する。そして、アンモニアを主体とするプラズマ処理をウエハの主面（CMP面）に対して30秒程度施す。この時のパワーは、一般的なアンモニアプラズマ処理時のパワー（例えば600W程度）と比べて低く、例えば150W程度である。なお、この場合のアンモニアプラズマ処理の前後の処理条件は前記実施の形態1と同じなので説明を省略する。

【0099】また、図22は、例えば50nm程度の厚さの炭化シリコン膜を配線キャップ用の絶縁膜（前記実施の形態1の絶縁膜15b, 15d）としてウエハの主面上に堆積する場合のフロー図を示している。この場合、アンモニアプラズマ処理に際して、上記図21で説明した炭窒化シリコンを配線キャップ用の絶縁膜とする場合の窒素ガスがヘリウムガス（He）となるだけでそれ以外は上記図21で説明したのと同じである。この場合、本発明者の検討によれば、上記のアンモニアプラズマ処理におけるヘリウムガスの流入量は、処理室内に流入した全ガス量の20%程度以下、または10%程度以下が好ましい。また、パワーおよび処理時間の好ましい数値例は、上記配線キャップ用の絶縁膜を炭窒化シリコンとする場合で説明したのと同じである。なお、この場合のモノシランガスによる処理および配線キャップ用の絶縁膜15b, 15dの堆積処理の条件も、前記実施の形態1で説明したのと同じなので説明を省略する。

【0100】（実施の形態3）本実施の形態3の半導体集積回路装置の製造方法を図23～図31により説明する。

【0101】図23は、銅を主成分とする埋込配線の形成に用いるCMP装置の全体構成の一例を示す説明図である。このCMP装置31は、研磨処理部31aとその後段に設けられた後洗浄部31bとを有している。研磨処理部31aには、ウエハ1Wの研磨処理を行う2台の定盤（第1定盤31c1、第2定盤31c2）、研磨処理が終わったウエハ1Wを予備洗浄し、その表面に防食処理を施すクリーン・ステーション31d、基板1をローダ31e、第1定盤31c1、第2定盤31c2、クリーン・ステーション31d、アンローダ31f間に移動させる回転アーム31gなどが設置されている。

【0102】研磨処理部31aの後段には予備洗浄が終わったウエハ1Wの表面をスクラブ洗浄した後洗浄部31bが設けられている。後洗浄部31bには、ローダ31h、第1洗浄部31i1、第2洗浄部31i2、スピンドライヤ31j、アンローダ31kなどが設置されている。また、研磨処理部31aおよび後洗浄部31bは、洗浄中のウエハ1Wの表面に光が照射するのを防ぐために、全体が遮光壁31mで囲まれ、内部が180ルクス、好ましくは100ルクス以下、さらに好ましくは50ルクス以下の暗室状態となっている。これは、表面に研磨液が付着したウエハ1Wに湿潤状態で光が照射されると、シリコンの光起電力によってpn接合に短絡電流が流れ、pn接合のp側（+側）に接続されたCu配線の表面からCuイオンが解離して配線腐食を引き起こすので、それを防止するためである。特に、このようなフォトリソレーションは、ウエハをCMPテーブルから外した直後から後洗浄部31bへ移送するまでの間で発生する可能性が高いので、後洗浄部31bのみならず、研磨処理部31aをも遮光壁31mで取り囲み、暗室状態

を形成している。

【0103】図24に示すように、第1定盤31c1は、その下部に設けられた駆動機構31nによって水平面内で回転駆動する。また、第1定盤31c1の上面には多数の気孔を有するポリウレタンなどの合成樹脂を均一に貼り付けて形成した研磨パッド31pが取り付けられている。第1定盤31c1の上方には、駆動機構31qによって上下動および水平面内で回転駆動するウエハキャリア31rが設置されている。ウエハ1Wは、このウエハキャリア31rの下端部に設けられたウエハチャック31sおよびリテーナリング31tによって、その主面（被研磨面＝CMP面）を下向きにして保持され、所定の荷重で研磨パッド31pに押し付けられる。研磨パッド31pの表面とウエハ1Wの被研磨面との間にはスラリー供給管31uを通じてスラリー（研磨液）Srが供給され、ウエハ1Wの被研磨面が化学的および機械的に研磨される。また、第1定盤31c1の上方には、駆動機構31vによって上下動および水平面内で回転駆動するドレッサ31wが設置されている。ドレッサ31wの下端部にはダイヤモンド粒子を電着した基材が取り付けられており、研磨パッド31pの表面は、研磨砥粒による目詰まりを防ぐために、この基材によって定期的に切削される。なお、第2定盤31c2は、2本のスラリー供給管31u、31uが設けられている点を除き、第1定盤31c1とほぼ同様の構成になっている。

【0104】上記CMP装置31を使って銅を主成分とする埋め込み配線を形成するには、ローダ31eに収容されたウエハ1Wを回転アーム31gを使って研磨処理部31aに搬入する。このウエハ1Wは、前記図6～図8で説明したのと同じ工程を経たものである。そして、まず、図25に示すように、ウエハ1Wを第1定盤31c1の上において、砥粒を含まないスラリーを使用した化学機械研磨（砥粒フリー化学機械研磨）（第1ステップのCMP）を行い、図26および図27に示すように、配線溝16aの外部の銅からなる主導体膜18aを除去する。

【0105】ここで砥粒フリー化学機械研磨とは、アルミナ、シリカなどの粉末からなる砥粒の含有量が0.5重量%以下の研磨液（スラリー）を使用した化学機械研磨を意味し、研磨液としては、特に砥粒の含有量が0.1重量%以下のものが好ましく、0.05重量%以下あるいは0.01重量%以下のものはさらに好ましい。

【0106】また、研磨液としては、銅の腐食域に属するようにそのpHが調整されたものが使用され、さらに導電性バリア膜21aに対する主導体膜22aの研磨選択比が少なくとも5以上となるようにその組成が調整されたものが使用される。このような研磨液として、酸化剤と有機酸とを含んだスラリーを例示することができる。酸化剤としては、過酸化水素、水酸化アンモニウム、硝酸アンモニウム、塩化アンモニウムなどを例示すること

ができ、有機酸としては、クエン酸、マロン酸、フマル酸、リンゴ酸、アジピン酸、安息香酸、フタル酸、酒石酸、乳酸、コハク酸、シュウ酸などを例示することができる。これらのうち、過酸化水素は金属成分を含まず、かつ強酸ではないため、研磨液に用いて好適な酸化剤である。また、クエン酸は食品添加物としても一般に使用されており、毒性が低く、廃液としての害も低く、臭いもなく、水への溶解度も高いため、研磨液に用いて好適な有機酸である。本実施の形態3では、例えば純水に5体積%の過酸化水素と0.03重量%のクエン酸とを加え、砥粒の含有量を0.01重量%未満にした研磨液を使用する。

【0107】上記研磨液で化学機械研磨を行うと、まず銅表面が酸化剤によって酸化され、表面に薄い酸化層が形成される。次に酸化物を水溶性化する物質が供給されると上記酸化層が水溶液となって溶出し、上記酸化層の厚さが減る。酸化層が薄くなった部分は再度酸化性物質に晒されて酸化層の厚が増し、この反応を繰り返して化学機械研磨が進行する。なお、このような砥粒フリーの研磨液を使用した化学機械研磨については、本願発明者などによる特願平9-299937号および特願平10-317233号に詳しく記載されている。

【0108】研磨の条件は、一例として荷重=250g/cm²、ウエハキャリア回転数=30rpm、定盤回転数=25rpm、スラリー流量=150cc/minとし、研磨パッドは、米国ロデル(Rodel)社の硬質パッド(IC1400)を使用する。研磨の終点は、主導体膜18aが除去されて下地の導電性バリア膜17aが露出した時点とし、終点の検出は、研磨対象が主導体膜18aから導電性バリア膜17aになったときに変化する定盤またはウエハキャリアの回転トルク信号強度を検出することによって行う。また、研磨パッドの一部に穴を開け、基板1表面からの光反射スペクトル変化に基づいて終点を検出したり、スラリーの光学的スペクトル変化に基づいて終点を検出したりしても良い。

【0109】上記の砥粒フリー化学機械研磨を行うことにより、配線溝16aの外部の主導体膜18aは殆ど除去されて下層の導電性バリア膜17aが露出するが、下地段差に起因して生じた導電性バリア膜17aの窪み(矢印で示す)などには、この研磨では除去しきれなかった主導体膜18aが残存する。

【0110】次に、配線溝16aの外部の導電性バリア膜17aとその上面に局所的に残った主導体膜18aとを除去するために、ウエハ1Wを、上記図23~図25に示した第1定盤31c1から第2定盤31c2に移し、砥粒を含む研磨液(スラリー)を使用した化学機械研磨(有砥粒化学機械研磨)(第2ステップのCMP)を行う。ここで、有砥粒化学機械研磨とは、アルミナ、シリカなどの粉末からなる砥粒の含有量が0.5重量%よりも多いの研磨液を使用した化学機械研磨を意味する。本

実施の形態3では、研磨液として純水に5体積%の過酸化水素、0.03重量%のクエン酸および0.5重量%の砥粒を混合したものを使用するが、これに限定されるものではない。この研磨液は、前記のスラリー供給管31uを通じて第2定盤31c2の研磨パッド31pに供給される。

【0111】また、この有砥粒化学機械研磨においては、導電性バリア膜17aの上面に局所的に残った主導体膜18aの除去に引き続いて、配線溝16aの外部の導電性バリア膜17aを除去する。そこで、導電性バリア膜17aに対する主導体膜18aの研磨選択比が前記砥粒フリー化学機械研磨のそれよりも低い条件、例えば選択比3以下の条件で研磨を行い、配線溝16aの内部の主導体膜18aの表面が研磨されるのを抑制する。

【0112】研磨の条件は、一例として荷重=120g/cm²、ウエハキャリア回転数=30rpm、定盤回転数=25rpm、スラリー流量=150cc/minとし、研磨パッドは、ロデル社のIC1400を使用する。研磨量は導電性バリア膜17aの膜厚相当分とし、研磨の終点は、導電性バリア膜17aの膜厚および研磨速度から算出した時間によって制御する。

【0113】次いで、図28および図29に示すように、上記の有砥粒化学機械研磨を行うことにより、配線溝16aの外部の導電性バリア膜17aは殆ど除去されて下層の絶縁膜12bが露出するが、下地段差に起因して生じた絶縁膜12bの窪み(矢印で示す)などには、上記の研磨で除去しきれなかった導電性バリア膜18aが残存する。

【0114】次に、配線溝16aの内部の主導体膜18aの研磨を可能な限り抑制しつつ、配線溝16aの外部の絶縁膜12b上に局所的に残った導電性バリア膜17aを除去するための選択的化學機械研磨(第3ステップのCMP)を行う。この選択的化學機械研磨は、主導体膜18aに対する導電性バリア膜17aの研磨選択比が少なくとも5以上となる条件で行う。また、この化学機械研磨は、主導体膜18aの研磨速度に対する絶縁膜12bの研磨速度の比が1よりも大きくなる条件で行う。

【0115】上記選択的化學機械研磨を行うには、一般に前記有砥粒化学機械研磨で使用したような0.5重量%よりも多いの砥粒を含有する研磨液に防食剤を添加したものを使用する。防食剤とは、主導体膜18aの表面に耐食性の保護膜を形成することによって研磨の進行を阻止または抑制する薬剤をいい、ベンゾトリアゾール(BTA)、BTAカルボン酸などのBTA誘導体、ドデシルメルカプタン、トリアゾール、トリルトリアゾールなどが使用されるが、特にBTAを使用した場合に安定な保護膜を形成することができる。

【0116】防食剤としてBTAを使用する場合、その濃度はスラリーの種類にもよるが、通常は0.001~1重量%、より好ましくは0.01~1重量%、さらに好

ましくは0.1～1重量%（3段階）の添加で十分な効果が得られる。本実施の形態3では、研磨液として前記第2ステップの有砥粒化学機械研磨で使用した研磨液に防食剤として0.1重量%のBTAを混合したものを使用するが、これに限定されるものではない。また、防食剤の添加による研磨速度の低下を避けるために、ポリアクリル酸、ポリメタクリル酸、これらのアンモニウム塩またはエチレンジアミン四酢酸（EDTA）などを必要に応じて添加してもよい。なお、このような防食剤を含むスラリを使用した化学機械研磨については、本願発明者などによる特願平10-209857号、特願平9-299937号、特願平10-317233号およびUSSN. 09/527, 751に詳しく記載されている。

【0117】この選択的化学機械研磨（第3ステップのCMP）は、前記の有砥粒化学機械研磨（第2ステップのCMP）が終了した後、引き続いて図23～図25に示したCMP装置の第2定盤31c2の上で行われる。防食剤を添加した研磨液は、前記のスラリ供給管31uを通じて研磨パッド31pの表面に供給される。研磨の条件は、一例として荷重＝120g/cm²、ウエハキャリア回転数＝30rpm、定盤回転数＝25rpm、スラリ流量＝190cc/minとする。

【0118】次いで、図30および図31に示すように、上記の選択的化学機械研磨を行うことにより、配線溝16aの外部の導電性バリア膜17aがすべて除去され、配線溝16aの内部に埋込第2層配線L2が形成される。埋込第2層配線L2の形成が完了した上記ウエハ1Wの表面には、砥粒などのパーティクルやCu酸化物などの金属粒子を含んだスラリ残渣が付着している。そこで、このスラリ残渣を除去するために、まず、前記図23に示すクリーン・ステーション31dにおいてBTAを含む純水でウエハ1Wを洗浄する。このとき、洗浄液に800kHz以上の高周波振動を加えてウエハ1Wの表面からスラリ残渣を遊離させるメガソニック洗浄を併用してもよい。次に、表面の乾燥を防ぐためにウエハ1Wを湿潤状態に保持した状態で研磨処理部31aから後洗浄部31bに搬送し、第1洗浄部31i1において0.1重量%のNH₄OHを含む洗浄液を用いたスクラブ洗浄を行い、続いて第2洗浄部31i2において純水を用いたスクラブ洗浄を行う。前記のように、後洗浄部31bは、洗浄中のウエハ1Wの表面に光が照射することに起因して埋込第2層配線L2に腐食が発生するのを防ぐため、全体が遮光壁31mで覆われている。

【0119】上記スクラブ洗浄（後洗浄）が完了したウエハ1Wは、スピンドライヤ31jで乾燥された後、次工程へ搬送される。その後の工程は前記実施の形態1と同様である。図32は、上述した埋込第2層配線L2の形成プロセスの一部を示すフロー図である。これ以外の工程は、前記実施の形態1、2の各手段と同じである。

【0120】本実施の形態によれば、前記実施の形態1、2の場合よりさらにTDDB寿命を向上できる。これは、有砥粒の場合、スラリには2～3μmの粒径（2次粒径）の砥粒（アルミナ等）が含まれる。この砥粒によりマイクロスクラッチが生じ、酸化シリコン膜（絶縁膜16d）の表面にダメージを与える。しかし、砥粒フリーの場合にはスラリに砥粒が含まれず、あるいは含まれていてもごく少数であるため、ダメージを大幅に軽減できる。このため、TDDB特性が改善されたものと考えられる。

【0121】（実施の形態4）本実施の形態4では、還元性プラズマ処理として、前記実施の形態1～3のアンモニアプラズマ処理に代えて水素プラズマ処理を行う場合について説明する。すなわち、本実施の形態4では、上記のようなCMP後洗浄処理（スピンドライヤー等による最終的な乾燥処理を含む）後に、ウエハ1Wの主面（特に埋込第2層配線L2が露出するCMP面）に対して、水素プラズマ処理を施す。この水素プラズマ処理条件は、例えばウエハ1Wの直径を8インチ（＝約200mm）とした場合、処理圧力を5.0 Torr（＝6.6661×10²Pa）、高周波（RF）電力を600W、基板温度を400℃、水素ガス流量を500cm³/min、処理時間を10～30秒とした。電極間距離は600mils（15.24mm）とした。処理ガスは、例えば水素（H）の単体ガスまたは水素（H）と窒素（N）との混合ガスを用いた。これ以外は、前記実施の形態1～3と同じである。

【0122】このような水素プラズマ処理を施すことにより、本発明者らによる特願平11-226876号や特願2000-300853号でも述べたように、有機系の除去能力が非常に高い（前記したアンモニアプラズマ処理等に比べて高い）ため、CMPでのスラリに含まれているBTA、スラリ成分やCMP後洗浄の有機酸とプロセス中に生成した残留有機物をほぼ完全に除去し、界面のリーク電流を減少させることができる。その結果、TDDB寿命をさらに向上させることができる。

【0123】（実施の形態5）本実施の形態5においては、上記還元性プラズマ処理として、アンモニアプラズマ処理および水素プラズマ処理の両方を行う場合について説明する。すなわち、ここでは、前記実施の形態1において、上記のようなCMP後洗浄処理（スピンドライヤー等による最終的な乾燥処理を含む）後に、ウエハ1Wの主面（特に埋込第2層配線L2が露出するCMP面）に対して、水素プラズマ処理を施した後、大気開放せず真空状態のままガスを変えてアンモニアプラズマ処理を施す。これ以外は、前記実施の形態1～4と同じである。また、水素プラズマおよびアンモニアプラズマの処理条件も、前記実施の形態1～4と同じなので説明を省略する。このように水素プラズマ処理とアンモニアプラズマ処理とを順に行うことにより、銅を主成分として

有する埋込第2層配線L2表面の還元および耐シリサイドバリア層の形成と、絶縁膜12bの界面のクリーニングおよびSiH効果、SiN効果を得ることができ、さらなる信頼性の向上を実現できる。層間絶縁膜が、例えばTEOS (Tetraethoxysilane) ガスを用いたプラズマCVD法で形成された酸化シリコン膜上に、プラズマCVD法で形成された窒化シリコン膜を堆積することで構成されている場合において、水素プラズマとアンモニアプラズマとを組み合わせを行ったサンプルでは、アンモニアプラズマ処理単独の場合と比較して、TDD B寿命が約2桁向上することが本発明者らによって明らかとされた。また、層間絶縁膜として上記SiLKを用いた場合でも、水素プラズマおよびアンモニアプラズマを用いた場合には、例えば約0.13~0.17MV/cm、10年の動作環境でも十分な信頼度を確保できることが本発明者らの実験によって明らかとされた。

【0124】以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0125】例えば前記実施の形態では銅を主成分とする配線の表層にシリコンを固溶させる方法として無機系シラン化合物ガス処理を例示したが、これに限定されるものではなく、例えば銅を主成分とする配線の表面にシリコン(Si)をイオン注入法によって打ち込み固溶させても良い。

【0126】また、前記実施の形態では銅の拡散を抑制または防止する原子をシリコンとした場合について説明したが、これに限定されるものではなく種々変更可能であり、例えばニッケル(Ni)またはルテニウム(Ru)等でも良い。この場合、銅を主成分とする埋込配線形成用の導体膜をスパッタリング法によりウエハの主面上に堆積する際に、ターゲットにニッケルまたはルテニウム等のような原子を数%程度混入させておく。この場合、ニッケルやルテニウムは、埋込配線の全体に分散して固溶される。これにより、埋込配線の銅(酸化銅)の拡散を抑制または防止できるので、SMに起因するボイドの発生を抑制または防止できる。また、ニッケルやルテニウムを数%程度固溶しても配線抵抗が大幅に上昇することもない。

【0127】また、前記実施の形態においては、Low-K材料を層間絶縁膜材料として用いた場合について説明したが、これに限定されるものではなく、層間絶縁膜を酸化シリコン膜とする一般的な埋込配線構造としても良い。

【0128】また、前記実施の形態では、Low-Kキャップ用の絶縁膜を有する場合について説明したが、前記CMP処理に際して前記砥粒フリー化学機械研磨を採用することにより、CMP面の絶縁膜の研磨面をスクラッチフリーにできるので、Low-Kキャップ用の絶縁

膜を無くした構造とすることも可能である。この場合、配線層における絶縁膜の誘電率を大幅に低減でき、配線容量を大幅に低減できるので、半導体装置の動作速度を向上させることが可能となる。

【0129】また、前記実施の形態5では、水素プラズマ処理後にアンモニアプラズマ処理を施す場合について説明したが、これに限定されるものではなく種々変更可能であり、例えばアンモニアプラズマ処理後、真空状態を維持したまま水素プラズマ処理に連続的に移行しても良い。この場合でも、TDD B寿命を向上させることができる。

【0130】以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるCMISS回路を有する半導体集積回路装置の製造方法に適用した場合について説明したが、これに限定されるものではなく、例えばDRAM (Dynamic Random Access Memory)、SRAM (Static Random Access Memory) またはフラッシュメモリ (EEPROM; Electric Erasable Programmable Read Only Memory) 等のようなメモリ回路を有する半導体集積回路装置、マイクロプロセッサ等のような論理回路を有する半導体集積回路装置あるいは上記メモリ回路と論理回路とを同一基板に設けている混載型の半導体集積回路装置等、他の半導体集積回路装置の製造方法にも適用できる。本発明は、少なくとも埋込銅配線構造を有する半導体集積回路装置、電子回路装置、電子装置またはマイクロマシン等に適用可能である。

【0131】

【発明の効果】本願によって開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下の通りである。

【0132】すなわち、配線開口部内に形成された銅を主成分とする配線の表面に銅の拡散を抑制または防止するような第1原子を固溶させた後、成膜ガスとして有機系シラン化合物ガスを用いる化学気相成長法によって配線に絶縁膜を堆積する工程を有することにより、銅を主成分とする配線を有する半導体集積回路装置のストレスマイグレーション不良を抑制または防止することができる。このため、銅を主成分とする配線を有する半導体集積回路装置の信頼性を向上させることが可能となる。

【図面の簡単な説明】

【図1】本発明の一実施の形態のTDD B寿命測定に使用した試料の平面図である。

【図2】図1のB-B'線の断面図である。

【図3】図1のC-C'線の断面図である。

【図4】図1の試料を用いた場合の測定の概要を示した説明図である。

【図5】本発明の一実施の形態である半導体集積回路装置の製造工程のフロー図である。

【図6】本発明の一実施の形態である半導体集積回路装

置の製造工程における要部平面図である。

【図 7】図 6 の X 1 - X 1 線の断面図である。

【図 8】図 6 に続く半導体集積回路装置の製造工程における図 6 の X 1 - X 1 線に相当する部分の断面図である。

【図 9】図 8 に続く半導体集積回路装置の製造工程における図 6 の X 1 - X 1 線に相当する部分の断面図である。

【図 10】図 9 に続く半導体集積回路装置の製造工程における図 6 の X 1 - X 1 線に相当する部分の断面図である。

【図 11】図 10 に続く半導体集積回路装置の製造工程における図 6 の X 1 - X 1 線に相当する部分の断面図である。

【図 12】図 11 に続く半導体集積回路装置の製造工程における図 6 の X 1 - X 1 線に相当する部分の断面図である。

【図 13】図 12 に続く半導体集積回路装置の製造工程における図 6 の X 1 - X 1 線に相当する部分の断面図である。

【図 14】図 13 に続く半導体集積回路装置の製造工程における図 6 の X 1 - X 1 線に相当する部分の断面図である。

【図 15】図 14 に続く半導体集積回路装置の製造工程における要部平面図である。

【図 16】図 15 の X 2 - X 2 線の断面図である。

【図 17】図 15 に続く半導体集積回路装置の製造工程における図 15 の X 2 - X 2 線に相当する部分の断面図である。

【図 18】配線層間を接続する孔部分での抵抗上昇率を示したグラフ図である。

【図 19】銅配線の表層にシリコンを固溶した場合における銅の拡散係数を測定したグラフ図である。

【図 20】銅配線の表層に酸素を混入した場合における銅の拡散係数を測定したグラフ図である。

【図 21】本発明の他の実施の形態である半導体集積回路装置の製造工程の一部のフロー図である。

【図 22】本発明の他の実施の形態である半導体集積回路装置の製造工程の一部のフロー図である。

【図 23】銅を主成分とする埋込配線の形成に用いる CMP 装置の全体構成の一例を示す説明図である。

【図 24】図 23 の CMP 装置の CMP 処理部の説明図である。

【図 25】図 23 の CMP 装置の CMP 処理部の説明図である。

【図 26】本発明の他の実施の形態である半導体集積回路装置の製造工程における要部平面図である。

【図 27】図 26 の要部断面図である。

【図 28】図 26 に続く半導体集積回路装置の製造工程の要部平面図である。

【図 29】図 28 の要部断面図である。

【図 30】図 28 に続く半導体集積回路装置の製造工程の要部平面図である。

【図 31】図 30 の要部断面図である。

【図 32】本発明の他の実施の形態である半導体集積回路装置の製造工程の一部のフロー図である。

【図 33】本発明者が検討した半導体集積回路装置の配線構造の要部断面図である。

10 【図 34】本発明者が検討した半導体集積回路装置の配線構造の要部断面図である。

【図 35】本発明者が検討した半導体集積回路装置の配線構造の要部断面図である。

【図 36】本発明者が検討した半導体集積回路装置の配線構造においてボイドの発生原因の説明図である。

【符号の説明】

1 W ウエハ

1 S 半導体基板

2 分離部

3 ゲート絶縁膜

20 4 ゲート電極

5 サイドウォール

6, 7 半導体領域

8 絶縁膜

9 コンタクトホール

10 プラグ

11 a 絶縁膜

11 b 絶縁膜

11 c 絶縁膜

11 d 絶縁膜

30 12 a 絶縁膜

12 b 絶縁膜

12 c 絶縁膜

12 d 絶縁膜

13 スルーホール

14 プラグ

15 a 絶縁膜

15 b 絶縁膜 (第 2 絶縁膜)

15 c 絶縁膜

15 d 絶縁膜 (第 2 絶縁膜)

40 16 a 配線溝 (配線開口部)

16 b 配線溝 (配線開口部)

17 a 導電性バリア膜 (第 1 導体膜)

17 b 導電性バリア膜 (第 1 導体膜)

18 a 主導体膜 (第 2 導体膜)

18 b 主導体膜 (第 2 導体膜)

19 スルーホール (配線開口部)

31 CMP 装置

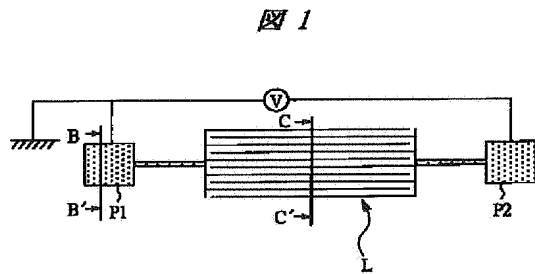
31 a 研磨処理部

31 b 後洗浄部

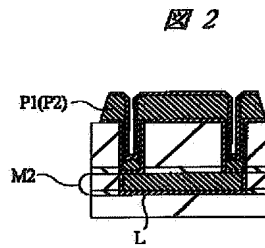
50 31 c 1 第 1 定盤

31c2 第2定盤
 31d クリーン・ステーション
 31g 回転アーム
 31e ローダ
 31f アンローダ
 31h ローダ
 31i1 第1洗浄部
 31i2 第2洗浄部
 31j スピンドライヤ
 31k アンローダ
 31n 駆動機構
 31p 研磨パッド
 31q 駆動機構
 31r ウエハキャリア
 31s ウエハチャック
 31t リテーナリング
 31u スラリ供給管
 31v 駆動機構

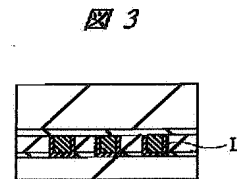
【図1】



【図2】

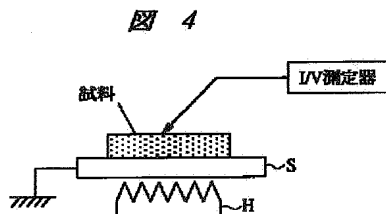


【図3】



【図5】

【図4】



【図19】

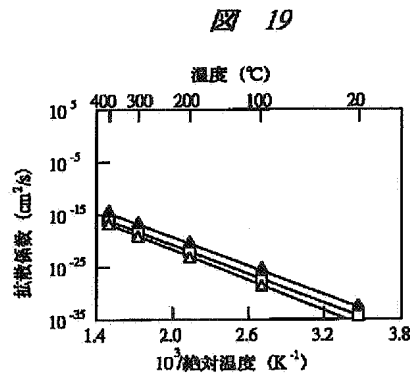
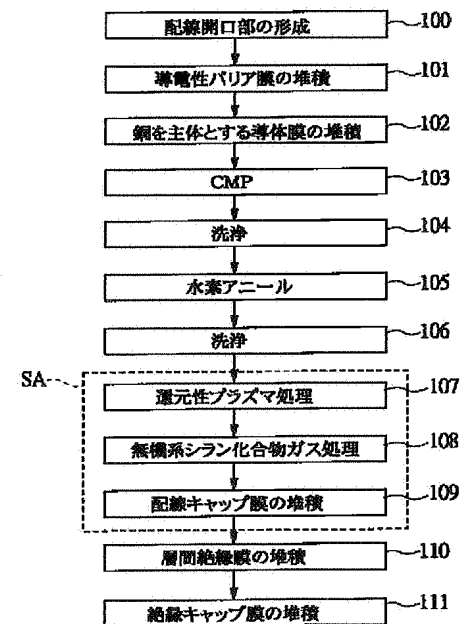


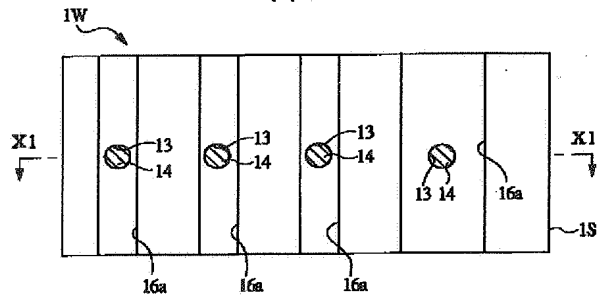
図5



31w ドレッサ
 31m 遮光壁
 50, 51 埋込配線
 52 スルーホール
 53 埋込配線
 54 ボイド
 55 三重点
 L 楕形配線
 M2 第2配線層
 10 P1, P2 パッド
 S 測定ステージ
 H ヒータ
 Qp pチャネル型のMIS・FET
 Qn nチャネル型のMIS・FET
 PWL p型ウエル
 NWL n型ウエル
 Sr スラリ

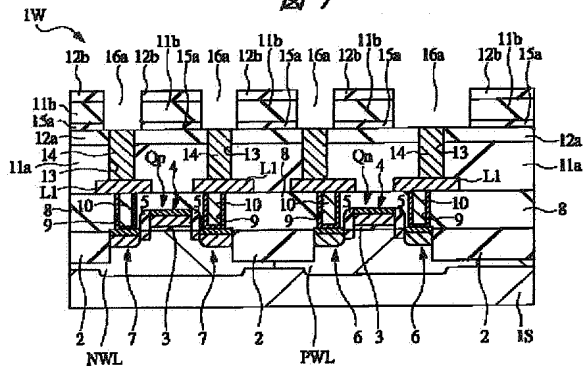
【図 6】

図 6



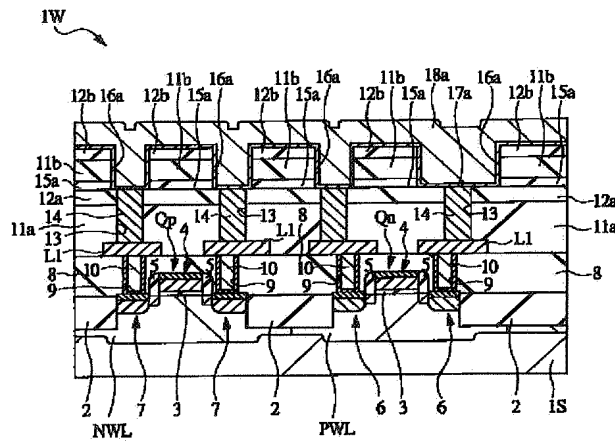
【図 7】

図 7



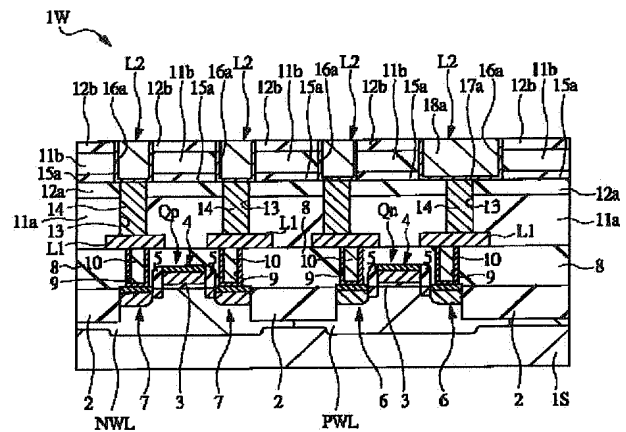
【図 8】

図 8



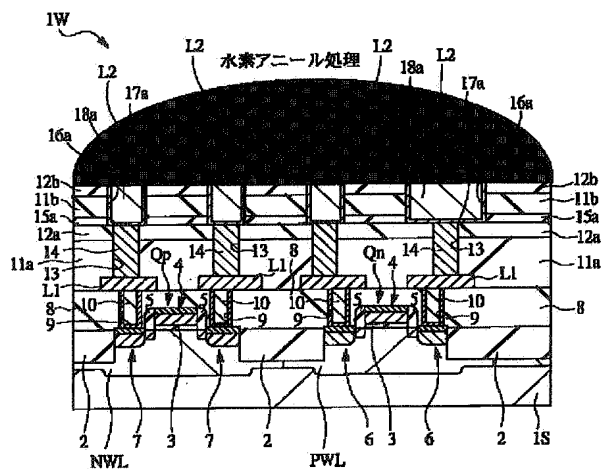
【図 9】

図 9



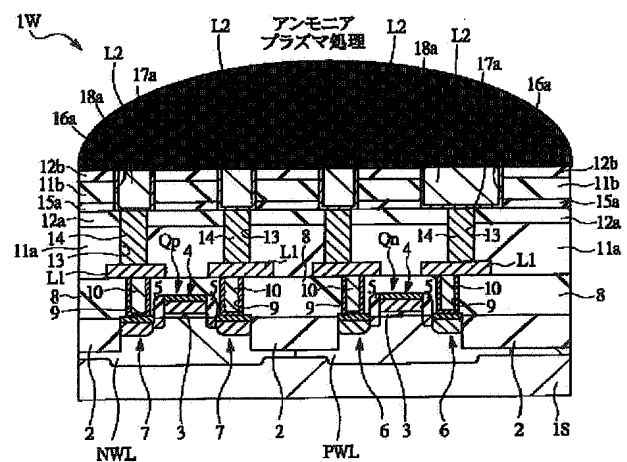
【図 10】

図 10



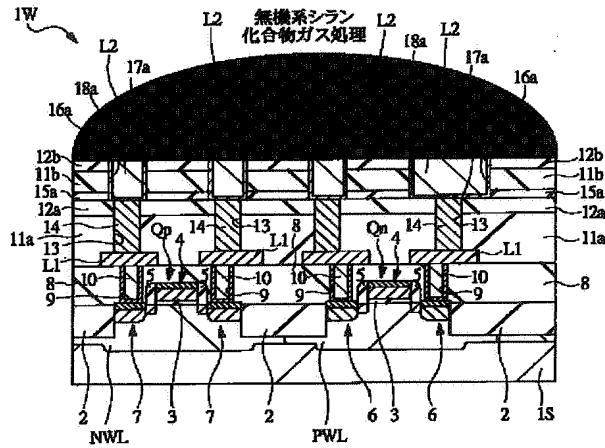
【図 11】

図 11



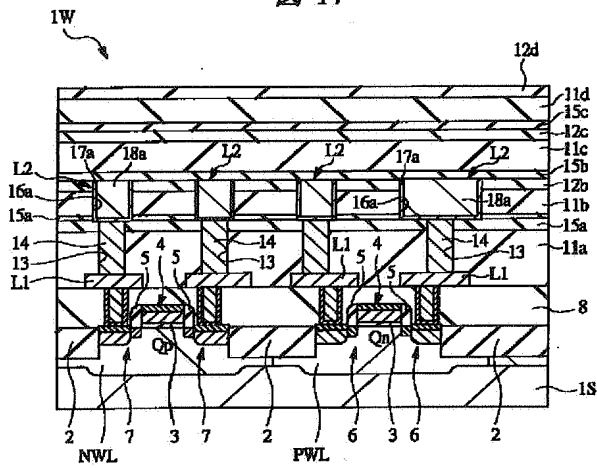
【図12】

図12



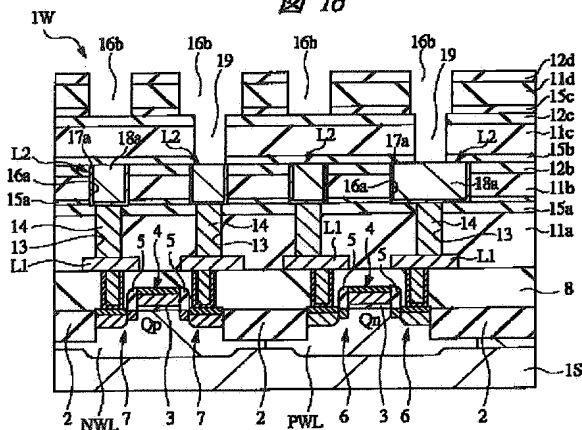
【図14】

図14



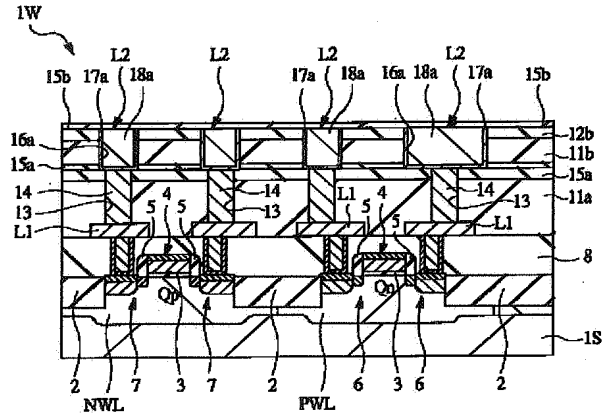
【図16】

図16



【図13】

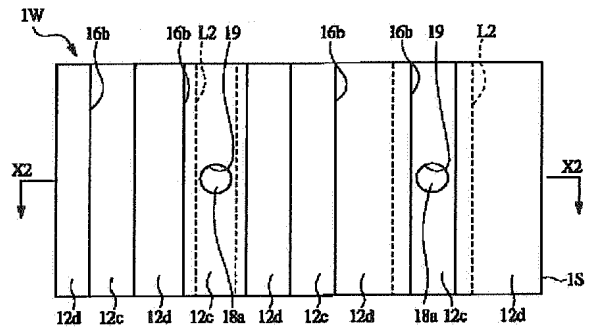
図13



1W: ウエハ
1S: 半導体基板
11b, 12b, 15a: 絶縁膜(第1絶縁膜)
15b: 絶縁膜(第2絶縁膜)
16a: 配線溝(配線開口部)
17a: 導電性バリア膜(第1導体膜)
18a: 主導体膜(第2導体膜)
L2: 埋込第2層配線

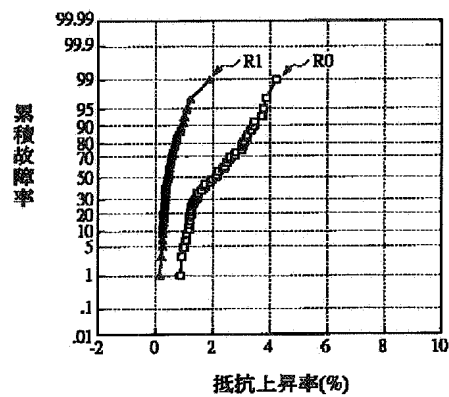
【図15】

図15



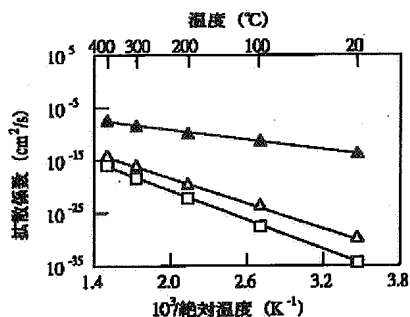
【図18】

図18



【図 20】

20

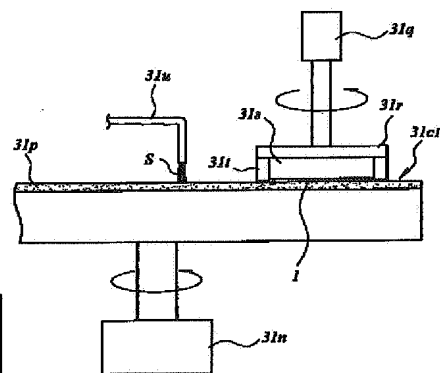


【图 2 5】

25

21

SiCN 50nm									
ステップ	1		3	4	5	3	4	5	7
時間 (sec)	20		15	20	10	15	20	10	10
圧力	4.2			3.0 Torr			3.0 Torr		
NH ₃	75 sccm						325 sccm		
N ₂	5000 sccm								
He									
トリメチルシラン			900	400 sccm			900	400 sccm	
SiH ₄								160 sccm	
<div style="display: flex; justify-content: space-between; align-items: center;"> NH₃プラズマ 150W SiH₄フロー 堆積 300W </div>									

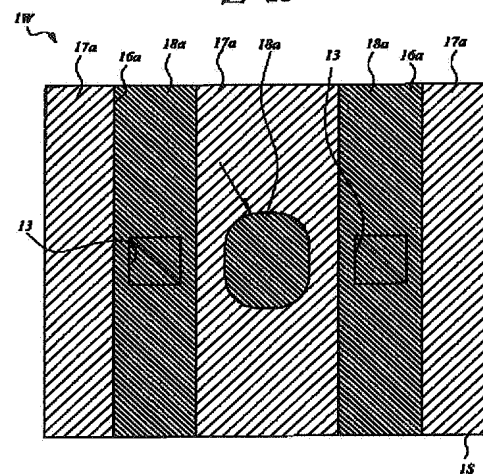


【图 26】

26

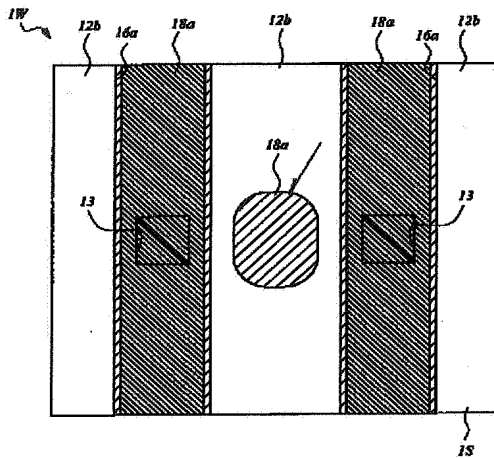
22

SiC 50mm										
ステップ	1		3	4	5	3	4	5		7
時間 (sec)	20		15	20	10	15	20	10		10
圧力	4.2 Torr			3.0 Torr			8.7 Torr			
NH ₃	75 sccm									
He	5000 sccm			900			1200	800 sccm		
トリメチルシラン					400 sccm			320 sccm		
SiH ₄										
NH ₃ プラズマ			SiH ₄ フロー				堆積			
150W							460W			



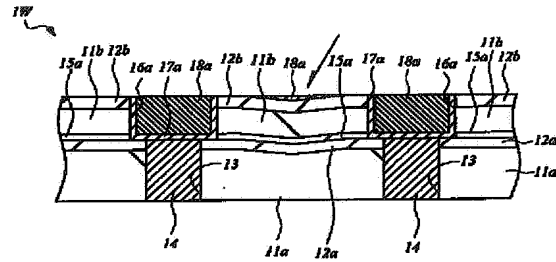
【図28】

図 28



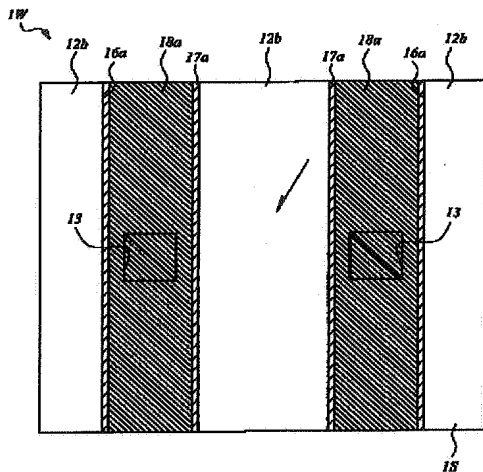
【図29】

図 29



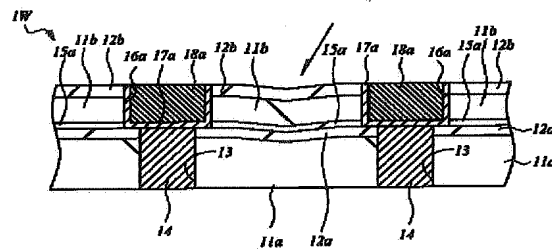
【図30】

図 30



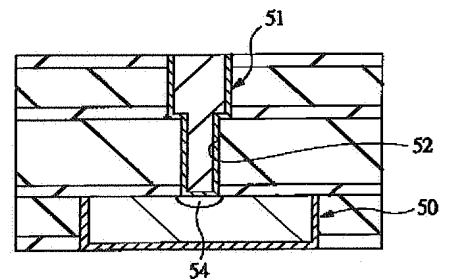
【図31】

図 31



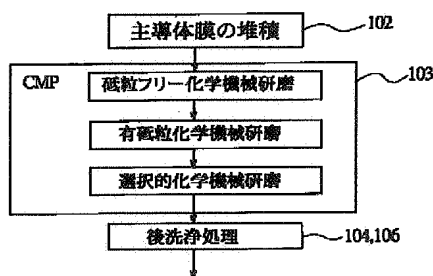
【図35】

図 35



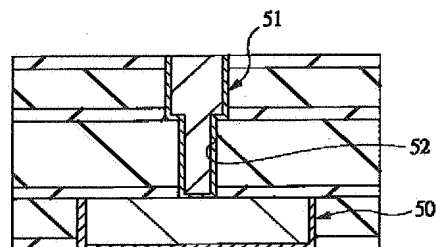
【図32】

図 32



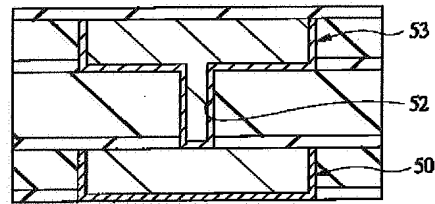
【図33】

図 33



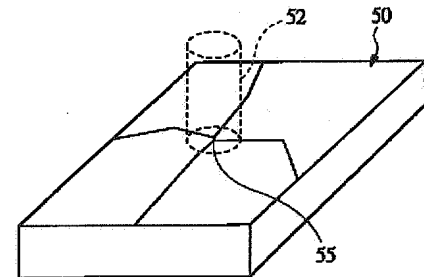
【図 34】

図 34



【図 36】

図 36



フロントページの続き

(72)発明者 三浦 典子
東京都青梅市新町六丁目16番地の3 株式
会社日立製作所デバイス開発センタ内

Fターム(参考) 5F033 HH04 HH08 HH09 HH11 HH18
HH19 HH23 HH25 HH27 HH32
HH33 HH34 JJ19 JJ33 KK03
KK08 KK09 KK18 KK25 KK27
KK33 MM01 MM02 MM07 PP15
PP27 PP28 QQ09 QQ10 QQ25
QQ31 QQ37 QQ48 QQ91 RR04
RR06 RR08 RR09 RR11 RR15
RR21 SS11 SS15 SS21 XX06
XX24
5F048 AA01 AB03 AC01 AC03 BA01
BE03 BF01 BF12 BF16 BF17
BG14